

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-100187

(43)Date of publication of application : 13.04.2001

(51)Int.Cl.

G02F 1/1333

G02F 1/1365

H01L 21/316

H01L 29/786

(21)Application number : 11-277538

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 29.09.1999

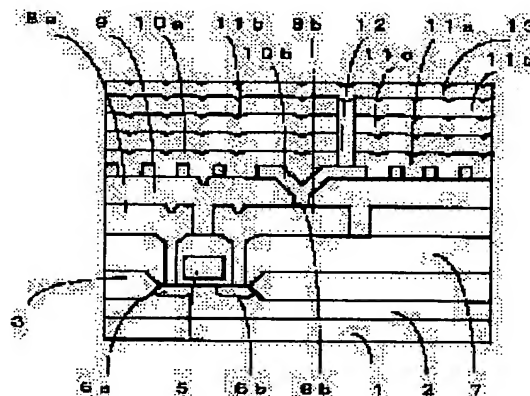
(72)Inventor : KATAYAMA SHIGENORI

(54) SUBSTRATE FOR LIQUID CRYSTAL PANEL, LIQUID CRYSTAL PANEL, ELECTRONIC INSTRUMENT USING THE SAME, AND MANUFACTURING METHOD OF SUBSTRATE FOR LIQUID CRYSTAL PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a reflection type display having a wide viewing angle and bright high quality by providing a reflection electrode with an optimal reflection characteristic in a reflection type liquid crystal panel.

SOLUTION: The substrate for the liquid crystal panel comprises a transistor and a reflection electrode 13 connected with the transistor on the substrate. Under the reflection electrode 13, the substrate has 2nd conductive layer 10a which is laminated on an area corresponding to the reflection electrode 13 through an interlayer insulating film and is formed in a rugged form by being provided with lots of through-holes. Looking from the 2nd conductive layer on average, a shading film covering a gap of the reflection electrode 13 is also formed, and this shading film part has no open holes.



## LEGAL STATUS

[Date of request for examination]

07.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

[Claim 1] It is the substrate for liquid crystal panels which has an interlayer insulation film under a transistor, a reflector connected to said transistor, and said reflector in a substrate, and is characterized by forming said interlayer insulation film of the 2nd silicon oxide formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide on the 1st silicon oxide and the 1st silicon oxide, and the 3rd silicon oxide formed on the 2nd silicon oxide.

[Claim 2] A substrate for liquid crystal panels according to claim 1 characterized by having a concavo-convex film caudad formed in the shape of irregularity while the laminating was carried out to a field corresponding to said reflector of said reflector through an interlayer insulation film.

[Claim 3] Said 1st silicon oxide is claim 1 characterized by thickness being 50-500nm, and a substrate for liquid crystal panels according to claim 2.

[Claim 4] Said 3rd silicon oxide is a substrate for liquid crystal panels according to claim 1 to 3 characterized by being porosity.

[Claim 5] A substrate for liquid crystal panels according to claim 1 to 4 characterized by having further a protection-from-light film which is formed from the same film as said concavo-convex film, sees from a direction perpendicular to said substrate, and shades a gap of said reflector.

[Claim 6] said concavo-convex film -- from an electric conduction film of 1 -- becoming -- this -- a substrate for liquid crystal panels according to claim 1 to 5 characterized by having further wiring formed from the same film as an electric conduction film of 1.

[Claim 7] A substrate for liquid crystal panels according to claim 2 which the laminating of other electric conduction films is further carried out through an interlayer insulation film between said electric conduction films of 1 and said substrates, and is characterized by a level difference having arisen on said concavo-convex film which consists of an electric conduction film portion of said 1 located above these other electric conduction films by existence of an electric conduction film and un-existing. [ of these others ]

[Claim 8] Said concavo-convex film is a substrate for liquid crystal panels given in any 1 term of claim 1 characterized by being formed in the shape of irregularity - claim 7 by forming much micropores in a flat film irregularly.

[Claim 9] Said interlayer insulation film is a substrate for liquid crystal panels according to claim 1 characterized by CMP (Chemical Mechanical Polishing) graduating.

[Claim 10] Said substrate is a substrate for liquid crystal panels according to claim 1 to 9 characterized by consisting of a semiconductor substrate.

[Claim 11] Said substrate is a substrate for liquid crystal panels according to claim 10 characterized by being formed with single crystal silicon.

[Claim 12] Said substrate is a substrate for liquid crystal panels according to claim 1 to 9 characterized by consisting of a transparence substrate.

[Claim 13] Said substrate is a substrate for liquid crystal panels according to claim 12 characterized by being formed with glass.

[Claim 14] A production process which is the manufacture method of a substrate for liquid crystal panels of claim 1 - claim 4, and forms said interlayer insulation film is the manufacture method of a substrate for liquid crystal panels characterized by including following production process (a) - (d) at least.

A production process which at least one sort of a compound characterized by providing the following is made to react by chemical-vapor-deposition method, and forms the 3rd silicon oxide (a) A silicon compound a production process which at least one sort of a compound containing oxygen and oxygen is made to react by chemical-vapor-deposition method, and forms the 1st silicon oxide, a production process which the (b) silicon compound and a hydrogen peroxide are made to react by chemical-vapor-deposition method, and forms the 2nd silicon oxide, a production process which performs annealing treatment at (c) 350-500 degree C temperature, and (d) -- a silicon compound Oxygen and oxygen

[Claim 15] A manufacture method of a substrate for liquid crystal panels including a production process (e) which a compound containing at least one sort and an impurity of a silicon compound and a compound containing nitrogen and nitrogen is made to react by chemical-vapor-deposition method, and forms a silicon nitride after said production process (d) according to claim 14.

[Claim 16] a silicon compound used at said production process (b) -- a mono silane, a disilane, and  $\text{SiH}_2$  -- a manufacture method of claim 14 which is at least one sort chosen from organic silane compounds, such as inorganic silane compounds, such as  $\text{Cl}_2$ ,  $\text{SiF}_4$ , and  $\text{CH}_3\text{SiH}_3$ , and a TORIPURO pill silane, and a tetra-ethoxy silane, and a substrate for liquid crystal panels according to claim 15.

[Claim 17] Said production process (b) is the manufacture method of a substrate for liquid crystal panels according to claim 14 to 16 which said silicon compound is an inorganic silane compound, and is performed by reduced pressure chemical-vapor-deposition method under 0-20-degree C temperature conditions.

[Claim 18] Said production process (b) is the manufacture method of a substrate for liquid crystal panels according to claim 14 to 16 which said silicon compound is an organic silane compound, and is performed by reduced pressure chemical-vapor-deposition method under 100-150-degree C temperature conditions.

[Claim 19] Said production process (a) is the manufacture method of a substrate for liquid crystal panels according to claim 14 to 18 performed by plasma chemistry vapor growth under 300-500-degree C temperature conditions.

[Claim 20] A silicon compound used at said production process (a) is the manufacture method of a substrate for liquid crystal panels according to claim 14 to 18 which is an organic silane compound.

[Claim 21] A liquid crystal panel characterized by coming to pinch liquid crystal between a substrate for liquid crystal panels given in any 1 term of claim 1 to claim 20, and a transparent opposite substrate.

[Claim 22] Electronic equipment characterized by providing a liquid crystal panel according to claim 21.

[Claim 23] The scanning line and two or more data lines of plurality [ top / substrate ] A reflector connected to a transistor connected to said scanning line and said data line, and said transistor A production process which forms a concavo-convex irregularity-like film in a field which is the manufacture method of a substrate for liquid crystal panels equipped with the above, and is due to correspond to said reflector on said substrate, It has a production process which forms said reflector through an interlayer insulation film on this concavo-convex film. Said interlayer insulation film It is characterized by being constituted by the 2nd silicon oxide which was formed on the 1st silicon oxide and the 1st silicon oxide, and was formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide, and the 3rd silicon oxide.

[Claim 24] It is the substrate for liquid crystal panels which it has the following, and said pixel driver has an interlayer insulation film under a transistor, a reflector connected to said transistor, and said reflector, and is characterized by forming said interlayer insulation film of the 2nd silicon oxide formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide on the 1st silicon oxide and the 1st silicon oxide, and the 3rd silicon oxide formed on the 2nd silicon oxide. Two or more row scanning line and two or more train scanning lines which intersect a substrate mutually Two or more

data lines arranged along with said train scanning line A voltage signal line which supplies a voltage signal It has two or more pixel drive circuits arranged corresponding to a crossover of said row scanning line and said train scanning line. Said pixel drive circuit A pixel electrode and a switching circuit which will be in switch-on at the time of selection of said row scanning line, and will be in non-switch-on at the time of one [ at least ] un-choosing [ of said row scanning line and said train scanning line ], A memory circuit which incorporates a data signal of said data line when said switching circuit is switch-on, and holds a data signal when said switching circuit is non-switch-on, It is the pixel driver by which said 1st voltage signal is outputted to said pixel electrode from said voltage signal line when a data signal held at said memory circuit is the 1st level, and said 2nd voltage signal is outputted to said pixel electrode from said voltage signal line in the case of the 2nd level.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention belongs to the electronic equipment and the list which are constituted using the liquid crystal panel constituted using the structure of the substrate for liquid crystal panels by the side of the reflector which constitutes a reflective mold liquid crystal panel, and its substrate for liquid crystal panels, and its liquid crystal panel at the technical field of the manufacture method of such a substrate for liquid crystal panels.

[0002]

[Background of the Invention] In recent years, the liquid crystal panel is used as information-display devices, such as a cellular phone and a pocket device called a Personal Digital Assistant. In order to display much information at once, the liquid crystal panel of a dot-matrix mold is used, the number of pixels of contents of the information to display also increases gradually, and they are becoming high duty from what was a character display degree.

[0003] Although the simple matrix liquid crystal panel was used for such a pocket device as a display device, by the simple matrix liquid crystal panel, such high voltage is needed and it becomes a big problem in the pocket device which performs the strong dc-battery drive of demand of wanting to cut down power consumption that it becomes high duty as a selection signal of a row scanning line in case a multiplexer drive is performed.

[0004] For this reason, in Japanese Patent Application No. No. 211293 [ ten to ], the applicant for this patent used the substrate of a liquid crystal panel as the semiconductor substrate, formed the memory circuit in the semiconductor substrate for every pixel, and has proposed the reflective mold liquid crystal panel of the static drive mold which performs a display control based on the maintenance data of a memory circuit. Since it displays from the outside by reflecting the light which carried out incidence according to such a reflective mold liquid crystal panel, and the back light which is the light source is unnecessary, power consumption is low, and is a thin shape, and lightweight-ization of it is attained.

[0005]

[Problem(s) to be Solved by the Invention] however, according to the electronic equipment using the reflective mold liquid crystal panel or it which is proposed by the applicant for this patent who mentioned above, the gradation display with low driver voltage with a comparatively quick speed of response with high contrast is easy -- etc. -- although many properties fundamentally needed as a display are provided with sufficient balance, on the other hand, it has the trouble not theoretically suitable for the bright display with a narrow angle of visibility.

[0006] This invention is made in view of an above-mentioned trouble, and an angle of visibility makes it a technical problem to offer the manufacture method of the electronic equipment using the liquid crystal panel and this liquid crystal panel using the substrate for liquid crystal panels of the reflective mold in which a bright reflective mold display high-definition [ large and ] is closed if , and this substrate for liquid crystal panels, and said substrate for liquid crystal panels.

[0007]

[Means for Solving the Problem] In order that a substrate for liquid crystal panels of this invention may solve the above-mentioned technical problem, to a substrate A transistor, It has an interlayer insulation film under a reflector connected to said transistor, and said reflector. Said interlayer insulation film It is characterized by being formed of the 2nd silicon oxide formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide on the 1st silicon oxide and the 1st silicon oxide, and the 3rd silicon oxide formed on the 2nd silicon oxide.

[0008] According to the substrate for liquid crystal panels of this invention, the 2nd silicon oxide formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide on the 1st silicon oxide enables it to make into a gently-sloping curvilinear configuration irregularity formed in a former fluid process from the 2nd silicon oxide formation production process. For this reason, the 3rd silicon oxide formed on the 2nd silicon oxide can form the shape of tothing to which the surface (namely, reflector) of a reflector formed in that upper part through an interlayer insulation film also met irregularity of the 2nd silicon oxide while being able to form a good insulator layer without a crack. Consequently, a reflector which has a good degree of dispersion can be formed.

[0009] According to the mode of 1 of a substrate for liquid crystal panels of this invention, caudad, while a laminating is carried out to a field corresponding to said reflector of a reflector through an interlayer insulation film, it has a concavo-convex film formed in the shape of irregularity. For this reason, corresponding to the shape of tothing in a concavo-convex film, the surface (namely, reflector) of a reflector formed in that upper part through an interlayer insulation film is also formed in the shape of irregularity. For this reason, a degree of dispersion of the reflected light can be raised according to whenever [ in the surface of a reflector / irregularity ]. Consequently, if high-reflective-liquid-crystal equipment of a direct viewing type is constituted using the substrate for liquid crystal panels concerned, a reflector which has optimal reflection property with possible making luminous intensity scattered about in the direction perpendicular to the display screen also to incident light from all angles increase can perform a bright high-definition reflective mold display on a substrate side where an angle of visibility is large and natural.

[0010] According to the mode of 1 of a substrate for liquid crystal panels of this invention, said 1st silicon oxide should just form thickness to 50-500nm.

[0011] Thereby, a reflector formed on an interlayer insulation film can form the shape of gently-sloping tothing, and can bring about a good degree of dispersion.

[0012] As for said 3rd silicon oxide, according to the mode of 1 of a substrate for liquid crystal panels of this invention, it is desirable that it is porosity.

[0013] According to this mode, desorption of gasification components, such as water contained in said 2nd silicon oxide by annealing treatment performed behind and hydrogen, can form an interlayer insulation film by silicon oxide with easily high reliability which can fully carry out and does not have a contamination trap.

[0014] According to the mode of 1 of a substrate for liquid crystal panels of this invention, a production process which forms said interlayer insulation film offers a manufacture method of a substrate for liquid crystal panels which contains following production process (a) - (d) at least.

(a) A production process which at least one sort of a silicon compound and a compound containing oxygen and oxygen is made to react by chemical-vapor-deposition method, and forms the 1st silicon oxide, (b) A production process, and a production process which performs annealing treatment at temperature of 500 degrees C and the 350 - (d) silicon compound which a silicon compound and a hydrogen peroxide are made to react by chemical-vapor-deposition method, and forms the 2nd silicon oxide, A production process which at least one sort of a compound containing oxygen and oxygen is made to react by chemical-vapor-deposition method, and forms the 3rd silicon oxide.

[0015] Since a reflector which according to this mode can form an interlayer insulation film which has good reliability, and is formed on it at coincidence can be formed on an interlayer insulation film which has a gently-sloping concavo-convex curvilinear configuration, it becomes possible [ forming a reflector which has a good degree of dispersion ].

[0016] According to the mode of 1 of a substrate for liquid crystal panels of this invention, a production

process (e) which a compound containing at least one sort and an impurity of a compound containing a silicon compound, nitrogen, and nitrogen is made to react by chemical-vapor-deposition method, and forms a silicon nitride after said production process (d) is included.

[0017] Since a silicon nitride can be formed on silicon oxide which has the shape of gently-sloping tothing according to this mode, a silicon nitride which has good insulation without a crack etc. can be formed, and a transistor and wiring which excelled [ coincidence ] in moisture resistance can be formed.

[0018] a silicon compound which is used at said production process (b) according to the mode of 1 of a substrate for liquid crystal panels of this invention -- a mono silane, a disilane, and  $\text{SiH}_2$  -- it is characterized by being at least one sort chosen from organic silane compounds, such as inorganic silane compounds, such as  $\text{Cl}_2$ ,  $\text{SiF}_4$ , and  $\text{CH}_3\text{SiH}_3$ , and a TORIPURO pill silane, and a tetra-ethoxy silane.

[0019] In this mode, said silicon compound is an inorganic silane compound, and said production process (b) may be performed by reduced pressure chemical-vapor-deposition method under 0-20-degree C temperature conditions.

[0020] In this mode, said silicon compound is an organic silane compound, and said production process (b) may be performed by reduced pressure chemical-vapor-deposition method under 100-150-degree C temperature conditions.

[0021] According to the mode of 1 of a substrate for liquid crystal panels of this invention, said production process (a) is characterized by being carried out by plasma chemistry vapor growth under 300-500-degree C temperature conditions.

[0022] As for a silicon compound used at said production process (a), according to the mode of 1 of a substrate for liquid crystal panels of this invention, it is desirable that it is an organic silane compound.

[0023] According to the mode of 1 of a substrate for liquid crystal panels of this invention, it has further a protection-from-light film which is formed from the same film as said concavo-convex film, sees from a direction perpendicular to said substrate, and shades a gap of said reflector.

[0024] According to this mode, a concavo-convex film consists for example, of an aluminum film etc., and a protection-from-light film which shades a gap of a reflector from the same film as this is prepared. Therefore, if a transistor is arranged under a reflector and the concavo-convex film, the situation where this light enters into a semiconductor layer which constitutes a transistor, and causes optical leak with this protection-from-light film since light which carries out incidence through a gap of a reflector can be shaded is avoidable. And it is not necessary to make a number of layers in a laminated structure increase recklessly, and it becomes possible by forming both a concavo-convex film and a protection-from-light film from the same film to attain simplification of an equipment configuration in a substrate for liquid crystal panels, and a manufacture process. In addition, since a basic function of giving irregularity to a reflector is maintained as long as it is formed in the shape of irregularity, even if a concavo-convex film is a transparent film, an effect which raises a degree of dispersion of the reflected light by reflector in this invention is acquired.

[0025] according to a mode of 1 of a substrate for liquid crystal panels of this invention -- said concavo-convex film -- from an electric conduction film of 1 -- becoming -- this -- it has further wiring formed from the same film as an electric conduction film of 1.

[0026] According to this mode, wiring of junction wiring which a concavo-convex film becomes from electric conduction films of 1, such as for example, aluminum film, for example, connects a reflector and a transistor is formed from this electric conduction film of 1. That is, it is not necessary to make a number of layers in a laminated structure increase recklessly, and it becomes possible by forming both a concavo-convex film and wiring from the same film to attain simplification of an equipment configuration in a substrate for liquid crystal panels, and a manufacture process. In addition, since a basic function of giving irregularity to a reflector is maintained as long as it is formed in the shape of irregularity, even if a concavo-convex film is an insulator layer, an effect which raises a degree of dispersion of the reflected light by reflector in this invention is acquired.

[0027] According to the mode of 1 of a substrate for liquid crystal panels of this invention, between said electric conduction films of 1 and said substrates, the laminating of other electric conduction films is further carried out through an interlayer insulation film, and a level difference has arisen on said



concavo-convex film which consists of an electric conduction film portion of said 1 located above these other electric conduction films by existence of an electric conduction film and un-existing. [ of these others ]

[0028] Between said electric conduction films of 1 and said substrates, the laminating of other electric conduction films is further carried out through an interlayer insulation film, and as a level difference has arisen on said concavo-convex film which consists of an electric conduction film portion of said 1 located above these other electric conduction films by existence of an electric conduction film and un-existing, in it, you may constitute from this mode. [ of these others ]

[0029] Thus, if constituted, three or more level can exist in the surface of a concavo-convex film by other existence of an electric conduction film and un-existing. [ which are located in the surface under the concavo-convex film compared with there being only two level in the case of a concavo-convex film which makes a crevice a through tube simply punctured by flat film, for example ] It enables this to raise a degree of dispersion of the reflected light efficiently. In this case, you may constitute so that a level difference may arise using patterns, such as wiring which may carry out patterning positively so that a level difference fine on the whole surface of a concavo-convex film about other electric conduction films may arise, or is formed from other electric conduction films, as it is.

[0030] According to the mode of 1 of a substrate for liquid crystal panels of this invention, said concavo-convex film is formed in the shape of irregularity by forming much micropores in a flat film irregularly.

[0031] Since according to this mode a concavo-convex film can be formed if a hole is punctured by etching after forming a flat film, a concavo-convex film can be formed comparatively easily. Since puncturing of such a hole is attained at carrying out patterning of these wiring and protection-from-light films by photolithography and etching, and coincidence when forming wiring and a protection-from-light film from the same film as the concavo-convex film concerned especially, it is advantageous when simplifying a manufacture process.

[0032] In addition, it is also possible by replacing with a hole and forming a detailed letter portion of a projection to form a concavo-convex film so that it may have not to form a concavo-convex film, i.e., a crevice, but heights. Also in this case, since formation to carrying out patterning of these wiring and protection-from-light films by photolithography and etching and coincidence is attained when forming wiring and a protection-from-light film from the same film as the concavo-convex film concerned, it is advantageous when simplifying a manufacture process.

[0033] Said interlayer insulation film may be graduated by CMP (Chemical Mechanical Polishing) in a mode of 1 of a substrate for liquid crystal panels of this invention.

[0034] According to this mode, flattening of the shape of toothing formed in a lower part from an interlayer insulation film is carried out, and it can form evenly a reflector formed on it. In a use as which high display flatness is required of a reflector of a substrate for liquid crystal panels, for example, a light valve for projectors etc., this mode is very effective.

[0035] According to the mode of 1 of a substrate for liquid crystal panels of this invention, said substrate consists of a semiconductor substrate. According to this mode, a transistor for switching control of a reflector can be formed on a semiconductor substrate.

[0036] In this mode, said substrate may be formed with single crystal silicon.

[0037] Said substrate consists of a transparence substrate in other modes of a substrate for liquid crystal panels of this invention.

[0038] According to this mode, a transistor for switching control of a reflector can be formed on a transparence substrate.

[0039] In this mode, said substrate may be formed with glass. In this case, a substrate for liquid crystal panels can be manufactured by low cost.

[0040] In order that a liquid crystal panel of this invention may solve the above-mentioned technical problem, it comes to pinch liquid crystal between a substrate for liquid crystal panels of this invention mentioned above, and a transparent opposite substrate.

[0041] Since it has a substrate for liquid crystal panels of this invention mentioned above according to

the liquid crystal panel of this invention, if high-reflective-liquid-crystal equipment of a direct viewing type is constituted using the liquid crystal panel concerned, a reflector which has optimal reflection property can perform a bright high-definition reflective mold display on a substrate side where an angle of visibility is large and natural.

[0042] Since a liquid crystal panel of this invention mentioned above is provided according to electronic equipment of this invention, a reflective mold display of a direct viewing type constituted using the liquid crystal panel concerned can perform a bright high-definition reflective mold display on a substrate side where an angle of visibility is large and natural.

[0043] The scanning line and two or more data lines of plurality [ method / of a substrate for liquid crystal panels of this invention / manufacture / top / substrate ], It is the manufacture method of a substrate for liquid crystal panels of having a transistor connected to said scanning line and said data line, and a reflector connected to said transistor. A production process which forms a concavo-convex irregularity-like film in a field which is due to correspond to said reflector on said substrate, It has a production process which forms said reflector through an interlayer insulation film on this concavo-convex film. Said interlayer insulation film It is characterized by being constituted by the 2nd silicon oxide which was formed on the 1st silicon oxide and the 1st silicon oxide, and was formed of a polycondensation reaction of a silicon compound and a hydrogen peroxide, and the 3rd silicon oxide.

[0044] According to a manufacture method of a substrate for liquid crystal panels of this invention, the 2nd silicon oxide formation production process can form the shape of toothing to which the surface (namely, reflector) of a reflector formed in the upper part through an interlayer insulation film also met irregularity of the 2nd silicon oxide while being able to make into a gently-sloping curvilinear configuration irregularity formed in a fluid process before it. Consequently, a reflector which has a good degree of dispersion is formed. Therefore, a substrate for liquid crystal panels of this invention mentioned above can be manufactured with comparatively easily and sufficient repeatability.

[0045] Such an operation and other gains of this invention are made clear from a gestalt of operation explained below.

[0046]

[Embodiment of the Invention] Hereafter, the suitable operation gestalt of this invention is explained based on a drawing.

[0047] (The 1st operation gestalt of the substrate for liquid crystal panels of the outline configuration of a liquid crystal panel, and this invention) The substrate for liquid crystal panels of this invention is explained to drawing 1 and the drawing 5 list with reference to drawing 13 and drawing 14 about the outline configuration of the whole liquid crystal panel constituted in preparation for the beginning, and the configuration of the 1st operation gestalt of the substrate for liquid crystal panels of this invention. It is the plan which drawing 1 is the cross section of the pixel field of the substrate for liquid crystal panels by the side of the reflector in the 1st operation gestalt of this invention, drawing 5 (a) is the plan of this pixel field, and drawing 5 (b) expands the gap section of the reflector in drawing 5 (a) here, and is shown. Moreover, drawing 13 is the plan of the whole liquid crystal panel, and drawing 14 is the A-A' cross section.

[0048] In the substrate for liquid crystal panels by the side of the reflector in this invention, as shown in drawing 1, the semiconductor substrate is used as a substrate 1. In addition, the material of this substrate 1 is not limited to this operation gestalt. For example, a transparence substrate like a glass substrate may be used.

[0049] The outline of the whole configuration of the reflective mold liquid crystal panel of this invention is first explained with reference to drawing 13 and drawing 14 here.

[0050] As shown in drawing 13 and drawing 14, the image display field 20 is established in the center section of the substrate 1 by the side of a reflector (it is the bottom at drawing 14), and a below-mentioned row scanning line and the below-mentioned train scanning line are arranged in the shape of a matrix in the image display field 20. Each pixel is arranged according to the intersection of a row scanning line and the train scanning line, a reflector 13 is formed in each pixel and the liquid crystal pixel drive circuit is further prepared like the after-mentioned on the substrate 1 under each reflector 13.

In the boundary region of the image display field 20, the input data line 22 which incorporates input data from the exterior through the row scanning line drive circuit 111 which supplies a row scanning signal, the train scanning-line drive circuit 113 which supplies a train scan signal to the train scanning line, and the pad field 26 on a row scanning line is arranged. While opposite arrangement is carried out at a substrate 1 and this, adhesion immobilization is carried out in the field in which the transparent opposite substrate 35 of a sealant 36 with which the common electrode 33 was formed in the inside, and which consists of glass, for example was pinched with the continuous line and the alternate long and short dash line, liquid crystal 37 is enclosed with the gap, and the liquid crystal panel 30 is constituted. In addition, while preventing that light carries out incidence to the row scanning line drive circuit 111, the train scanning-line drive circuit 113, and the input data line 22, the protection-from-light film 25 which specifies the rim of duct mouths of the image display field 20 is formed in the hatching field across which it faced by the dotted line around the image display field 20 on a substrate 1.

[0051] Next, the cross-section structure of the 1st operation gestalt of the substrate for liquid crystal panels is explained to details with reference to drawing 1.

[0052] In drawing 1, a substrate 1 consists of a P-type semiconductor substrate (or N-type semiconductor substrate) like single crystal silicon, and the N type well field 2 (or P type well field) where high impurity concentration is higher than a substrate 1 is formed in the surface of a substrate 1. This well field 2 may be separated and formed with the well field of a portion in which the element which constitutes the train scanning-line drive circuit 113 shown in drawing 13, the row scanning line drive circuit 111, and the circumference circuit of input data line 22 grade is formed.

[0053] On the well field 2, the field oxide 3 for isolation (the so-called LOCOS) formed on a substrate 1 is formed. Field oxide 3 is formed for example, of selection thermal oxidation. The gate electrode 5 which consists of polish recon or metal silicide through the gate oxide which opening is formed in field oxide 3 and formed in the center of the inside of this opening of thermal oxidation of a silicon substrate surface is formed, source drain field 6a which consists of an impurity layer (henceforth a doping layer), and 6b are formed in the surface of the well field 2 of the both sides of this gate electrode 5, and the field-effect transistor (henceforth FET) is built. And through the 1st interlayer insulation film 7 which consists of a BPSG (Boron Phosphorus Silica Glass) film, it counts above the source drain fields 6a and 6b from a substrate 1 side, and the 1st conductive layer 8a and 8b of the 1st layer is formed in it. This 1st conductive layer 8a and 8b is formed by making for example, an aluminum layer or 500nm of tantalum layers deposit in a spatter. It connects with source field (or drain field) 6a electrically through the contact hole formed in the 1st interlayer insulation film 7, and 1st conductive layer 8a constitutes the source electrode (or drain electrode) of FET. Moreover, it connects with drain field (or source field) 6b electrically through the contact hole formed in the 1st interlayer insulation film 7, and 1st conductive layer 8b constitutes the drain electrode (or source electrode) of FET.

[0054] The 2nd interlayer insulation film 9 which consists of silicon oxide is formed above the 1st conductive layer 8a and 8b, and contact hole 9b is punctured by the 2nd interlayer insulation film 9. Furthermore, it counts in the upper part from a substrate 1 side, and the 2nd conductive layer 10a and 10b of a two-layer eye is formed in it. This 2nd conductive layer 10a and 10b is formed by making for example, an aluminum layer or 500nm of tantalum layers deposit in a spatter. 1st conductive layer 8b and 2nd conductive layer 10b are electrically connected through contact hole 9b. In addition, the 2nd interlayer insulation film 9 can be formed by the spatter or the plasma-CVD method which used TEOS (tetraethyl orthochromatic silicate). With this operation gestalt, the 2nd interlayer insulation film 9 is formed by for example making 1100nm of silicon oxide deposit by the plasma CVD of TEOS.

[0055] 2nd conductive layer 10a has the function which shades so that the light which carries out incidence in the field corresponding to the gap section of a reflector 13 by one side may enter into the semiconductor layer side on a substrate 1 (well field 2) and FET may not carry out optical leak. namely, -- without a crevice is formed especially in this field (namely, -- without a detailed hole is punctured) -- the gap of a reflector 13 -- a wrap -- the plane layout is carried out like. On the other hand, in the field corresponding to a reflector 13 in 2nd conductive layer 10a, the crevice where the hole has been irregularly arranged in the shape of a kennel is formed. In addition, the diameter of this hole may have

desirable 0.5-10 micrometers, and you may be the size of the arbitration of this range, or some kinds of sizes. Moreover, the configuration of a hole is not limited to this operation gestalt. For example, a polygon like a positive octagon may be applied.

[0056] In addition, since the production process which forms such a hole can perform wiring and a protection-from-light film to the production process and coincidence which carry out patterning by the photolithography and etching from the 2nd conductive layer 10a and 10b, it is advantageous on a manufacture process.

[0057] Moreover, with this operation gestalt, 2nd conductive layer 10b may be connected using the connecting plug which consists of refractory metals, such as a tungsten, although direct continuation was carried out to 1st conductive layer 8b through contact hole 9b.

[0058] Furthermore, the 1st silicon oxide 11a, the 2nd silicon oxide 11b, the 3rd silicon oxide 11c, and 11d of silicon nitrides are formed above the 2nd conductive layer 10a and 10b. With this operation gestalt, it is formed from silicon oxide of 150nm of thickness by the plasma CVD of TEOS, and 1st silicon oxide 11a is formed from silicon oxide of 750nm of thickness which formed 2nd silicon oxide 11b by the polycondensation reaction. In addition, although the thickness of the 2nd silicon oxide is not limited to this operation gestalt, in order to form the suitable crevice for the field corresponding to a reflector 13, it is desirable [ thickness ] that it is about 100-500nm. Furthermore, 3rd silicon oxide 11c is formed like 1st silicon oxide 11a by silicon oxide of 500nm of thickness by the plasma CVD of TEOS. Furthermore, 11d of silicon nitrides is formed in the thickness of 400nm by making  $\text{SiH}_4$  and  $\text{NH}_3$  react by the plasma-CVD method at the temperature of 300-450 degrees C by using nitrogen gas as a carrier. In addition, although the thickness of a silicon nitride is not limited to this operation gestalt, while forming the suitable crevice for the field corresponding to a reflector 13, in order to give sufficient passivation function, it is desirable [ thickness ] that it is about 300-1000nm. Thus, since the taper of the crevice formed in the surface of the 1st silicon oxide 11a corresponding to a reflector 13, the 2nd silicon oxide 11b, the 3rd silicon oxide 11c, and 11d of silicon nitrides serves as a gently-sloping curvilinear configuration, the reflector 13 which has a good reflection property is formed on this.

[0059] The 1st silicon oxide 11a formed above the 2nd conductive layer 10a and 10b, the 2nd silicon oxide 11b, the 3rd silicon oxide 11c, an annealing production process, and 11d of silicon nitrides are explained below at details.

[0060] a. \*\*\*\* of 1st silicon oxide 11a -- first -- a tetra-ethoxy run (TEOS) and oxygen -- 300-500 degrees C -- plasma chemistry vapor growth (CVD) -- silicon oxide 11 of \*\* 1st of 100-200nm of thickness a is formed by making it react by law. Highly [ insulation ], the etch rate to the aqueous solution of hydrogen fluoride of this silicon oxide 11a is also slow, and it becomes a precise film from the film grown up from  $\text{SiH}_4$ .

[0061] b. Form 2nd silicon oxide 11b 2.5x10<sup>2</sup>Pa or less preferably formation of 2nd silicon oxide 11b, next by making  $\text{SiH}_4$  and  $\text{H}_2\text{O}_2$  react with a CVD method by using nitrogen gas as a carrier more preferably under reduced pressure of 0.3x10<sup>2</sup> to 2.0x10<sup>2</sup>Pa. Moreover, the maximum of the thickness of 2nd silicon oxide 11b is set as the degree which a crack does not produce in this film. Specifically, the thickness of 2nd silicon oxide 11b is preferably set as 100-300nm, in order to acquire the shape of gently-sloping toothing.

[0062] Since it participates in the fluidity at the time of membrane formation of this film, a membranous fluidity will fall if membrane formation temperature is high, and the membrane formation temperature of 2nd silicon oxide 11b spoils surface smoothness, 0-20 degrees C of temperature at the time of membrane formation are more preferably set as 0-10 degrees C.

[0063] Moreover, although especially the flow rate of  $\text{H}_2\text{O}_2$  is not restricted, it is desirable that it is twice [ more than ] the flow rate of  $\text{SiH}_4$ , and it is desirable to be set as a membranous homogeneous list in the flow rate range of 100 - 1000SCCM by gas conversion from the point of a throughput.

[0064] 2nd silicon oxide 11b formed at this production process is in the condition of silanol polymer, and its fluidity is good and it has a high self-flattening property. Moreover, since many hydroxyl groups (- OH) are included, 2nd silicon oxide 11b has hygroscopicity in a high condition.

[0065] c. Put under existence of formation of 3rd silicon oxide 11c next  $\text{SiH}_4$  and  $\text{PH}_3$ , and  $\text{N}_2\text{O}$ , and it

is at the temperature of 300-450 degrees C. By making gas react by the plasma-CVD method with the high frequency of 200-600kHz, PSG film (3rd silicon oxide) of 100-600nm of thickness 11c is formed. As for this 3rd silicon oxide 11c, it is desirable to be formed after being saved in the ambient atmosphere in which the hygroscopicity of said 2nd silicon oxide 11b is continuously formed in in consideration of a high thing following formation of said 2nd silicon oxide 11b, or 2nd silicon oxide 11b does not contain moisture.

[0066] Moreover, 3rd silicon oxide 11c needs that the desorption of gasification components, such as water contained in said 2nd silicon oxide 11b by the annealing treatment performed behind and hydrogen, is easy, and to be porous (porosity) in consideration of fully being carried out. For that purpose, temperature is desirable and it is preferably [ more ] desirable [ 3rd silicon oxide 11c ] 1MHz or less preferably to form membranes by the 200-600kHz plasma-CVD method more preferably, and to include impurities, such as Lynn, 300-400 degrees C 450 degrees C or less. By containing such an impurity in 3rd silicon oxide 11c, it will be in a more nearly porous condition and 3rd silicon oxide 11c not only can ease the stress to a film, but can have the gettering effect over alkali ion etc. with it. The concentration of such an impurity is set up in consideration of points, such as the gettering effect. For example, when an impurity is Lynn, it is desirable to be contained at 2 - 6% of the weight of a rate.

[0067] Moreover, in plasma CVD, the desorption of the hydrogen bond in 2nd silicon oxide 11b is promoted by using N<sub>2</sub>O as a compound containing oxygen. Consequently, gasification components, such as moisture contained in 2nd silicon oxide 11b and hydrogen, can be removed more certainly.

[0068] In consideration of the role which adjusts the thickness of the interlayer insulation film needed, and the function by which the N<sub>2</sub>O plasma is desorbed from hydrogen bond, 100nm or more of thickness of this 3rd silicon oxide 11c is more preferably set as 100-600nm.

[0069] d. Perform annealing treatment at the temperature of 350-500 degrees C in annealing treatment, next nitrogen-gas-atmosphere mind. Eburation of said 2nd silicon oxide 11b and the 3rd silicon oxide 11c is carried out by this annealing treatment, and they have a water resisting property in a good insulating list by it. That is, by setting annealing temperature as 350 degrees C or more, the condensation polymerization reaction of the silanol in 2nd silicon oxide 11b is performed nearly completely, and the water and hydrogen which are contained in this film are fully emitted, and can form a precise film. Moreover, it does not have a bad influence on the aluminum film which constitutes the 1st conductive layer 8 by setting annealing temperature as 500 degrees C or less.

[0070] e. Form 11d of silicon nitrides by making SiH<sub>4</sub> and NH<sub>3</sub> react by the plasma-CVD method at the temperature of 300-450 degrees C by using formation of 11d of silicon nitrides, next nitrogen gas as a carrier. 11d of this silicon nitride has 300-1500nm thickness in consideration of sufficient passivation function.

[0071] In addition, as a film equivalent to 2nd silicon oxide 11b, when for example, an SOG film is used, since the etch rate of an SOG film is large, side etching progresses, and there is a problem which a chipping and a crack tend to generate on the film above this SOG film.

[0072] Connection between 2nd conductive layer 10a, 2nd conductive layer 10b formed in coincidence, and a reflector 13 is made by embedding and forming the connecting plug 12 which consists of refractory metals, such as a tungsten, in the contact hole by which the opening was carried out to the 1st silicon oxide 11a, the 2nd silicon oxide 11b, and 3rd silicon oxide 11c with a CVD method etc.

[0073] After forming a connecting plug 12, as a reflector 13, it counts from a substrate 1 side and the 3rd conductive layer of the 3rd layer is formed from aluminum for example, of a low-temperature spatter. Thereby, the reflector 13 which has 90% or more of high reflection factor can be formed.

[0074] By the above, the reflector which has the optimal reflection property can be created with easily and sufficient repeatability, and the reflective mold liquid crystal panel which can perform the bright high-definition reflective mold display on the substrate side where an angle of visibility is large and natural can be offered.

[0075] In addition, as shown in drawing 1 , the level difference has arisen in 1st conductive layer 8a and 2nd conductive layer 10a located above 8b films by existence of the 1st conductive layer 8a and 8b and un-existing, and it consists of especially these operation gestalten so that a level difference may finally

arise also in a reflector 13 with this level difference. For this reason, compared with the case where the crevice is temporarily formed in flat 2nd conductive layer 10a, four level can exist in the surface of a reflector 13 in general. Therefore, it becomes possible to raise the degree of dispersion of the reflected light efficiently. Faults, such as duplex projection which may be produced when the crevice is especially formed in flat conductive layer 10a temporarily, are avoidable. In addition, it consists of these operation gestalten so that a level difference may arise using patterns, such as wiring formed from the 1st electric conduction films 8a and 8b, as it is, but like the below-mentioned 2nd operation gestalt, patterning may be positively carried out so that a fine level difference may arise over the whole surface of 2nd conductive layer 10a also about the 1st electric conduction films 8a and 8b, and it may have much minute concavo-convex sections.

[0076] Next, arrangement of the crevice of the pixel field in the substrate for liquid crystal panels shown in drawing 1 and a protection-from-light layer is explained with reference to drawing 5.

[0077] In drawing 5 (a), it is formed in the pixel field of the substrate for liquid crystal panels of the 1st operation gestalt so that 2nd conductive layer 10a in which the reflector 13 which has much smooth concavo-convex sections is formed on 2nd conductive layer 10a in which many crevices were formed, and the crevice is not formed may cover the gap of a reflector 13. Furthermore, contact hole 9b which becomes the connection of drain electrode (or source electrode) 8b and 2nd conductive layer 10b as mentioned above is formed in the center of each reflector 13, and the connecting plug 12 for adjoining this and connecting 2nd conductive layer 10b and a reflector 13 is formed.

[0078] In the field B corresponding to a reflector 13 in 2nd conductive layer 10a, the crevice where the hole has been irregularly arranged in the shape of a kennel is formed, and as the light which carries out incidence enters into the semiconductor layer side on a substrate 1 and FET does not carry out optical leak, in the field corresponding to the gap section of the reflector 13 except this field B, the crevice is not formed, so that it may expand to drawing 5 (b) and may be shown. With this operation gestalt, the circle is applied to the configuration of a hole. In addition, the diameter of a hole may have desirable 0.5-5 micrometers, and you may be the size of the arbitration of this range, or some kinds of sizes. Moreover, the configuration of a hole is not limited to this operation gestalt. For example, a polygon like a positive octagon may be applied.

[0079] Moreover, in drawing 5 (b), although especially the distance A from the edge of a reflector 13 to the edge of a crevice field is not limited, in order to have a protection-from-light function, it is desirable [ the distance ] that it is about 3 micrometers or more.

[0080] (The 2nd operation gestalt of the substrate for liquid crystal panels of this invention) Next, the 2nd operation gestalt of the substrate for liquid crystal panels of this invention is explained with reference to drawing 2 and drawing 5. It is the cross section of the 2nd operation gestalt of the substrate for liquid crystal panels by the side of the reflector of the reflective mold liquid crystal panel with which drawing 2 applied this invention here. In addition, in drawing 2, the reference mark same about the component shown in drawing 1 and the same component is attached, and the explanation is omitted.

[0081] As shown in drawing 2, with the 2nd operation gestalt, direct continuation of 2nd conductive layer 10b and the reflector 13 is carried out through the contact hole not using the connecting plug 12 like the 1st operation gestalt. Thereby, this operation gestalt is very effective in the point of simplification of a production process. Furthermore, in addition to the 1st conductive layer 8a and 8b, 1st conductive layer 8c is formed with the 2nd operation gestalt. Patterning of the 1st conductive layer 8c is carried out so that a fine level difference may arise over the whole surface of 2nd conductive layer 10a, and it may have the portion by which many minute crevices were punctured. Compared with the case where the crevice is temporarily formed in flat 2nd conductive layer 10a by this, four level can exist in general over the whole surface of a reflector 13, and it becomes possible to raise the degree of dispersion of the reflected light efficiently. About other configurations, it is the same as that of the case of the 1st operation gestalt shown in drawing 1. It is the same as that of the case of the 1st operation gestalt shown in drawing 5 also especially about arrangement of the crevice of the pixel field in the 2nd operation gestalt, and a protection-from-light layer.

[0082] (The 3rd operation gestalt of the substrate for liquid crystal panels of this invention) Next, the



3rd operation gestalt of the substrate for liquid crystal panels of this invention is explained with reference to drawing 3 and drawing 6 . It is the cross section of the 3rd operation gestalt of the substrate for liquid crystal panels by the side of the reflector of the reflective mold liquid crystal panel with which drawing 3 applied this invention here. In addition, in drawing 3 , the reference mark same about the component shown in drawing 1 and the same component is attached, and the explanation is omitted.

[0083] As shown in drawing 3 , with the 3rd operation gestalt, the reflector 13 is electrically connected with drain electrode (or source electrode) 8b by the connecting plug 12 not using 2nd conductive layer 10b as junction wiring like the 1st operation gestalt. Refractory metals, such as a tungsten, are used for a connecting plug 12.

[0084] As shown in drawing 6 at this time, since the crevice where the hole has been arranged irregularly can be crossed throughout the pixel viewing area 20 and can be formed except for the gap section of the perimeter of the contact hole in which the connecting plug 12 in each pixel is formed, and a reflector 13, it becomes possible [ forming the reflector which has the still more nearly optimal reflection property ] the shape of a kernel of 2nd conductive layer 10a.

[0085] Moreover, with the 3rd operation gestalt, as shown in drawing 3 , flattening processing is performed to the interlayer insulation film 9. Thus, if flattening processing is performed, since the surface of a reflector 13 will be made in the shape of irregularity by the crevice by the level difference and irregularity in a substrate of 2nd conductive layer 10a formed in 2nd conductive layer 10a \*\*, the whole surface of a reflector 13 can be made into the shape of uniform irregularity. About other configurations, it is the same as that of the case of the 1st operation gestalt shown in drawing 1 .

[0086] (The 4th operation gestalt of the substrate for liquid crystal panels of this invention) Next, the 4th operation gestalt of the substrate for liquid crystal panels of this invention is explained with reference to drawing 4 and drawing 5 . It is the cross section of the 4th operation gestalt of the substrate for liquid crystal panels by the side of the reflector of the reflective mold liquid crystal panel with which drawing 4 applied this invention here. In addition, in drawing 4 , the reference mark same about the component shown in drawing 1 and the same component is attached, and the explanation is omitted.

[0087] As shown in drawing 4 , with the 4th operation gestalt, it differs from the case of the 1st operation gestalt. Upwards, a single crystal, polycrystal, or an amorphous silicon film (cambium of source drain field 6a' and 6b') is formed. substrate 1' -- from a quartz or the glass substrate of non-alkalinity -- becoming -- this substrate 1' -- On this silicon film, the gate insulator layer which consists of an insulator layer which consists of the two-layer structure of the silicon oxide film which oxidized thermally, for example and was formed, and the silicon nitride deposited with the CVD method is formed. Moreover, an N type impurity (or P type impurity) is doped by this silicon film, source drain field 6a' of TFT and 6b' are formed in it, and the gate electrode 5 of TFT is formed of polish recon or metal silicide on the gate insulator layer. About other configurations, it is the same as that of the case of the 1st operation gestalt. Especially on the gate electrode 5 Like the case of the 1st operation gestalt, the 1st interlayer insulation film 7, the 1st conductive layer 8a and 8b, Laminating formation of the 2nd interlayer insulation film 9, the 2nd conductive layer 10a and 10b, the 1st silicon oxide the 11a, the 2nd silicon oxide 11b, the 3rd silicon oxide 11c, 11d of silicon nitrides, and the reflector 13 is carried out in this order. Moreover, it is the same as that of the case of the 1st operation gestalt shown in drawing 5 also about arrangement of the crevice of the pixel field in the 4th operation gestalt, and a protection-from-light layer.

[0088] In addition, although the gate electrode 5 is the top gate type located more nearly up than a channel in drawing 4 , a gate electrode may be formed first and you may make it the bottom gate type which minded the gate insulator layer upwards and arranges a channel and a \*\*\*\* silicon film.

[0089] Moreover, it sets in the 1st to 4th [ which was explained above ] operation gestalt. Although 2nd conductive layer 10a was formed in the shape of irregularity puncturing a hole to 2nd conductive layer 10a, i.e., by forming a crevice, (refer to drawing 4 from drawing 1 ) By [ which form heights in the 2nd conductive layer ] forming a twist or the 2nd conductive layer in the shape of [ of detailed a large number ] a projection especially, 2nd conductive layer 10a may be formed in the shape of irregularity. Also in this case, it is possible to form the 2nd conductive layer in the production process which forms

2nd conductive layer 10b, and coincidence in the shape of irregularity by the photolithography and etching.

[0090] (The pixel of the liquid crystal panel of this invention, and explanation of the drive circuit) Next, an example of the drive circuit established in each pixel constituted so that it might be driven for every pixel, using the constituted reflector as a pixel electrode is explained with reference to drawing 7 and drawing 8 like each operation gestalt mentioned above. It is a circuit diagram when drawing 7 is the block diagram showing examples, such as a pixel of the liquid crystal panel of this invention, and its drive circuit, and drawing 8 constitutes the drive circuit of drawing 7 from a CMOS transistor here.

[0091] In drawing 7, in an image display field, row scanning line 110-n (natural number n indicates the line of a row scanning line to be), and train scanning-line 112-m (natural number m indicates the train of the train scanning line to be) are arranged in the shape of a matrix, and the drive circuit of each pixel is arranged at the crossing of the mutual scanning line. Moreover, in an image display field, string data line 115-d (natural number d indicates the train of a string data line to be) which branched from the input data line 114 along with train scanning-line 112-m is also arranged. The row scanning line drive circuit 111 is arranged in the boundary region by the side of the line of an image display field, and the train scanning-line drive circuit 113 is arranged in the boundary region by the side of the train of an image display field.

[0092] The row scanning line drive circuit 111 is controlled by the control signal 120 for row scanning line drive circuits, and a selection signal is outputted to selected row scanning line 110-n. The row scanning line which is not chosen is set as non-choosing potential. Similarly, the train scanning-line drive circuit 113 is controlled by the control signal 121 for train scanning-line drive circuits, a selection signal is outputted to selected train scanning-line 112-m, and the non-choosing train scanning line is set as non-choosing potential. It is decided by the control signal 120,121 whether to choose which row scanning line and which the train scanning line. That is, a control signal 120,121 is an address signal which specifies a selection pixel.

[0093] The switching control circuit 109 arranged near the crossing of selected row scanning line 110-n and selected train scanning-line 112-m will output an off signal, if an ON signal is outputted in response to the selection signal of both the scanning lines and at least one side of row scanning line 110-n and train scanning-line 112-m is un-choosing. That is, an ON signal is outputted only from the switching control circuit 109 of the pixel located in the crossing of the selected row scanning line and the train scanning line, and an off signal is outputted from other switching control circuits 109. The liquid crystal pixel drive circuit 101 is controlled by this operation gestalt with ON of this switching control circuit 109, and an off signal.

[0094] Next, the configuration and actuation of the liquid crystal pixel drive circuit 101 are explained with reference to drawing 7.

[0095] As shown in drawing 7, the liquid crystal pixel drive circuit 101 is equipped with a switching circuit 102, a memory circuit 103, and the liquid crystal pixel driver 104, and is constituted.

[0096] A switching circuit 102 will be in switch-on with the ON signal of the switching control circuit 109, and will be in non-switch-on with an off signal. When it comes to switch-on, a switching circuit 102 writes the data signal of string data line 115-d connected there in a memory circuit 103 through a switching circuit 102. On the other hand, a switching circuit 102 holds the data signal which would be in non-switch-on with the off signal of the switching control circuit 109, and was written in the memory circuit 103.

[0097] The data signal held at the memory circuit 103 is supplied to the liquid crystal pixel driver 104 arranged for every pixel. The liquid crystal pixel driver 104 supplies either the 1st voltage 116 supplied to the 1st voltage signal line 118, or the 2nd voltage 117 supplied to the 2nd voltage signal line 119 to the reflector 13 of the liquid crystal pixel 105 according to the level of the supplied data signal. The 1st voltage 116 is voltage which makes the liquid crystal pixel 105 a black display condition when a liquid crystal panel is the Nor Marie White display, and, on the other hand, the 2nd voltage 117 is voltage which makes the liquid crystal pixel 105 a white display condition.

[0098] When the data signal held at the memory circuit 103 is H level, in the liquid crystal pixel driver



104, the gate connected to the 1st voltage signal line 118 which indicates the liquid crystal by black in the Nor Marie White display will be in switch-on, and the liquid crystal pixel 105 will be in a black display condition according to the potential difference with the reference voltage 122 which the 1st voltage 116 is supplied to the reflector 13 in each pixel, and is supplied to a counterelectrode 108. Similarly, when the held data signal is L level, the gate connected to the 2nd voltage signal line 119 in the liquid crystal pixel driver 104 will be in switch-on, the 2nd voltage 117 is supplied to a reflector 13, and the liquid crystal pixel 105 will be in a white display condition.

[0099] By the above configuration, since supply voltage, the 1st voltage 116, the 2nd voltage 117, and reference voltage 122 can be driven with a logic voltage degree, and a display condition can be held by the data-hold function of a memory circuit 103 when rewriting of a screen display is unnecessary, current hardly flows.

[0100] In addition, the reflector 13 which either the 1st voltage 116 outputted from the liquid crystal pixel driver 104 according to the data signal with which the liquid crystal pixel 105 was held, or the 2nd voltage 117 is chosen, and is supplied is formed for every pixel. The potential difference of two electrodes is impressed to the liquid crystal layer 107 which intervenes between this reflector 13 and counterelectrode 108, and it will be in a black display condition (it is also called an ON display condition) and a white display condition (it is also called an off display condition) according to orientation change of the liquid crystal molecule according to this potential difference. A liquid crystal panel encloses and pinches liquid crystal 37 between the substrates 1, such as a semiconductor substrate, and the substrates 35, such as glass, as mentioned above (refer to drawing 14 ). On a substrate 1, a reflector 13 is arranged in the shape of a matrix. Under the reflector 13 The liquid crystal pixel drive circuit 101, row scanning line 110-n, Train scanning-line 112-m, string data line 115-d, the row scanning line drive circuit 111, the train scanning-line drive circuit 113, etc. are formed, and it is constituted (refer to drawing 13 ). Each pixel impresses voltage for every pixel between a reflector 13 and a counterelectrode 33, carries out voltage supply and changes the orientation of a liquid crystal molecule to the liquid crystal layer 37 for every pixel which intervenes between them for every pixel.

[0101] Next, an example of concrete circuitry, such as a liquid crystal pixel drive circuit constituted as mentioned above, is explained.

[0102] As shown in drawing 8 , in this operation gestalt, the NOR-gate circuit 109-1 of a CMOS transistor configuration and the logical circuit of the inverter 109-2 of a CMOS transistor configuration can constitute the switching control circuit 109. The NOR-gate circuit 109-1 outputs the ON signal of positive logic, when the selection signal of negative logic is inputted also as two inputs, and it outputs the ON signal of negative logic with an inverter 109-2. Moreover, the transmission gate 102-1 of a CMOS transistor configuration can constitute a switching circuit 102. It flows through a transmission gate 102-1 based on the ON signal of the switching control circuit 109, it connects the string data line 115 and a memory circuit 103, and is un-flowing based on an off signal. A memory circuit 103 can be considered as the configuration which made feedback connection of the clocked inverter 103-1 of a CMOS transistor configuration, and the inverter 103-2 of a CMOS transistor configuration. It is incorporated by the memory circuit 103 from a switching circuit 102 with the ON signal of the switching control circuit 109, and is reversed with an inverter 103-2, and a data signal returns an output with the clocked inverter 103-1 which operates with the off signal of the switching control circuit 109, and holds a data signal. The transmission gate 104-1 of two CMOS transistor configurations and 104-2 can constitute the liquid crystal pixel driver 104. When the data signal held at the memory circuit 103 is H level, in the liquid crystal pixel driver 104, the transmission gate 104-1 connected to the 1st voltage signal line 118 which indicates the liquid crystal by black in the Nor Marie White display will be in switch-on, and the liquid crystal pixel 105 will be in a black display condition according to the potential difference with the reference voltage 122 which the 1st voltage 116 is supplied to a reflector 13, and is supplied to a counterelectrode 108. Similarly, when the held data signal is L level, the transmission gate 104-2 connected to the 2nd voltage signal line 119 will be in switch-on, the 2nd voltage 117 is supplied to a reflector 13, and the liquid crystal pixel 105 will be in a white display condition.

[0103] Next, other examples of the drive circuit established in each pixel constituted so that it might be

driven for every pixel, using the constituted reflector as a pixel electrode are explained with reference to drawing 12 from drawing 9 like each operation gestalt mentioned above. It is the plan which expands the portion which drawing 9 is the circuit diagram showing other examples, such as a pixel of the liquid crystal panel of this invention, and its drive circuit, and drawing 10 is the circuit diagram showing the details configuration of one liquid crystal pixel drive circuit among these, and drawing 11 is the plan showing the layout pattern, and starts among these in one liquid crystal pixel drive circuit as for drawing 12 here, and is shown. In addition, by drawing 12, the same reference mark is given to the component shown in drawing 7 and drawing 8, and the same component from drawing 9, and the explanation is omitted suitably.

[0104] drawing 9 -- being shown -- a drive -- a circuit -- a configuration -- an example -- especially -- an electrochromatic display -- a panel -- suitable -- \*\*\*\* -- a piece -- switching control -- a circuit -- 109 -- ' -- \*\*\*\* -- order -- R -- G -- B -- R -- G -- B -- \*\* -- a line writing direction -- arranging -- having had -- six -- a piece -- liquid crystal -- a pixel -- a drive -- a circuit -- 101 -- ' -- connecting -- having -- \*\*\*\* . and -- these -- six -- a piece -- liquid crystal -- a pixel -- a drive -- a circuit -- 101 -- ' -- \*\*\*\* -- respectively -- being separate -- input data -- a line -- 114 -- ' -- minding -- a serial -- - -- parallel -- conversion -- carrying out -- having had -- six -- a \*\* -- a picture signal (it is R, G, B, R, G, and for B to order) -- being the same -- switching control -- a circuit -- 109 -- ' -- depending -- control -- The color filter of each color (R, G, or B) is formed in the opposite location on a substrate 1 or a substrate 2, and the color specification according to the color picture signal in each pixel becomes possible by six liquid crystal pixel drive circuits at the reflector 13 connected to each liquid crystal pixel drive circuit 101'.

[0105] In this example of a configuration, in addition, switching control circuit 109' It consists of a NOR-gate circuit of a CMOS transistor configuration, and an inverter of a CMOS transistor configuration the same with having been shown in drawing 8. While supplying clock signal CK to six clock input terminals of liquid crystal pixel drive circuit 101' through the clock signal line 125 It is constituted so that a reversal clock signal / CK may be supplied to six reversal clock input terminals of liquid crystal pixel drive circuit 101' through the reversal clock signal line 126.

[0106] Moreover, one liquid crystal pixel drive circuit 101' among the circuits shown in drawing 9 Are as having been shown in mark drawing of drawing 10 (a), and the concrete circuitry corresponding to this The same with having been shown in drawing 8, as shown in drawing 10 (b) For example, the transmission gate of a CMOS transistor configuration, It consists of the clocked inverter and inverter of a CMOS transistor configuration. It is constituted so that the 1st voltage 116 or 2nd voltage 117 may be impressed to a reflector 13 according to the data (DATA) supplied and held from input data line 114' to the timing of clock signal CK.

[0107] Therefore, about actuation of the drive circuit shown in drawing 9, it is the same as that of the case where two or more reflectors 13 are shown in drawing 7 and drawing 8 except for the point driven to coincidence.

[0108] Here, the portion which shows an example of the concrete plane layout pattern of the drive circuit shown in drawing 9 to drawing 11, among these starts one liquid crystal pixel drive circuit 101' is expanded to drawing 12, and is shown.

[0109] As shown in drawing 11 and drawing 12, the various wiring connected to liquid crystal pixel drive circuit 101' and this under each pixel electrode 13 is arranged. Especially, in drawing 12, input data line 114' and most in the row scanning line 110, the train scanning line 112, the clock signal line 125, the reversal clock signal line 126, touch-down Rhine (GND), predetermined power supply Rhine (Vcc), the 1st voltage signal line 118, and various wiring of the 2nd voltage signal-line 119 grade are formed from the 1st conductive layer (layer currently formed in the field shown by shading hatching among drawing). Moreover, in the portion which these wiring needs to intersect, the junction wiring section is mainly formed from the same conductive polish recon film (film currently formed in the field shown by non-hatching among drawing) as a gate electrode. In addition, the contact hole which carries out electrical installation of between a different conductive layer or a semiconductor layer among drawing is shown by the black rectangular head, respectively, and a connecting plug may be arranged and it does not need to be arranged in each contact hole. Moreover, in each transistor, opposite

arrangement of the gate electrode which becomes P type or an N-type semiconductor film (film currently formed in the field shown with the slash among drawing) from a conductive polish recon film is carried out through the non-illustrated insulator layer. Furthermore, the 1st conductive layer (a drain or source electrode) and a reflector 13 are mostly connected in the center by 2nd conductive layer 10b and the connecting plug 12 the same with having been shown [ of the reflector 13 ] in drawing 5 . [0110] So that drawing 11 and drawing 12 may show 2nd conductive layer 10b It becomes possible, since it is sufficient if it sees superficially and is formed in few fields to extend and form the 2nd conductive layer in the field of most on a substrate. By forming 2nd conductive layer 10a (referring to drawing 6 from drawing 1 ) which is not illustrated in the shape of irregularity, the good reflection property can be given to the reflector 13 in the field of most on a substrate at drawing 11 and drawing 12 . Furthermore, since various wiring is formed using the 1st conductive layer, a level difference can be given to the surface of a reflector 13 through 2nd conductive layer 10a using existence of 1st conductive layer 8a and un-existing as mentioned above, and it becomes possible to raise the reflection property further. In addition, in drawing 12 , the uniformly fine level difference can be given to (refer to drawing 2 ) and 2nd conductive layer 10a by carrying out patterning of the 1st conductive layer 8c positively like the 2nd operation gestalt mentioned above using the plane region (namely, field in which wiring is not formed) in which 1st conductive layer 8a is not formed.

[0111] (Explanation of the structure of the liquid crystal panel of this invention) Next, the structure of the whole liquid crystal panel constituted by having the substrate for liquid crystal panels of each operation gestalt mentioned above is again explained more to details with reference to drawing 13 and drawing 14 . Drawing 13 is the plan of the whole liquid crystal panel here, and drawing 14 is the A-A' cross section.

[0112] As shown in drawing 13 , in the liquid crystal panel 30, the row scanning line drive circuit 111, the train scanning-line drive circuit 113, and the input data line 22 are formed in the rim-of-duct-mouths field first covered by the protection-from-light film 25 as a circuit which drives a pixel as mentioned above, and all over the image display field 20 (under a reflector 13), the switching control circuit 109, the switching circuit 102, the memory circuit 103, and the liquid crystal pixel driver 104 are further formed like the above-mentioned. The protection-from-light film 25 consists of the 3rd conductive layer formed at the same production process as the reflector 13 shown in drawing 1 , and it is constituted so that predetermined potentials, such as LC common electrode potential, may be impressed. In addition, the pad or terminal used in order to supply supply voltage is formed in the pad field 26.

[0113] As shown in drawing 14 , the substrate 32 which becomes the rear face from glass or a ceramic has pasted the substrate 1 with adhesives. With this, the glass substrate 35 by the side of the incidence which has the counterelectrode 33 which is from the transparence electric conduction film (ITO) with which LC common electrode potential is impressed on the surface side of a substrate 1 sets a suitable gap, and is arranged. In the gap which pasted up the perimeter by the sealant 36 formed in the sealant formation field 36 of drawing 6 It fills up with SH (Super Homeotropic) mold liquid crystal with which perpendicular orientation of the liquid crystal molecule was mostly carried out as liquid crystal 37 in the state of well-known TN (Twisted Nematic) mold liquid crystal or no voltage impressing, and is constituted as a liquid crystal panel 30. In addition, in order to input a signal from the exterior, the location in which a sealant 36 is formed is set up so that the pad field 26 may come to the outside of a sealant 36.

[0114] The protection-from-light film 25 on a circumference circuit is constituted so that liquid crystal 37 may be intervened and it may counter with a counterelectrode 33. And if LC common electrode potential is impressed to the protection-from-light film 25, since LC common electrode potential will be impressed to a counterelectrode 33, direct current voltage is no longer impressed to the liquid crystal portion which intervenes between them. Therefore, whenever it is a TN liquid crystal, about 90 degrees of liquid crystal molecules will serve as as [ distorted ], and if it is an SH liquid crystal, a liquid crystal molecule will be maintained at the condition that perpendicular orientation was always carried out. That is, in the field which counters the protection-from-light film 25, liquid crystal 37 is not turned on and off by potential fluctuation of the protection-from-light film 25, or a white omission is not carried out. The

protection-from-light film which generally consists of the 1st, 2nd, or 3rd conductive layer which is arranged in the field surrounded by the sealant 37, and counters liquid crystal 37 more About (namely, one which is formed not in the object for wiring but in protection from light of conductive layers) It responds according to reversal drive methods, such as 1H (1 horizontal-scanning period) reversal and 1S (1 vertical-scanning period) reversal, etc. the exception in NOMA reeve rack mode or no MARI White mode. For example, by making it counterelectrode 33 grade, this potential or predetermined power supply potential, and this potential It is desirable to fix liquid crystal 37 portion which counters to black or white regularly, and it is desirable to make it not degrade liquid crystal 37 by impression of a direct current in coincidence so that liquid crystal 37 may not carry out a white omission but may become high contrast.

[0115] Since the substrate 32 with which the substrate 1 which consists of a semiconductor substrate especially in this operation gestalt becomes that rear face from glass or a ceramic is joined by adhesives, that reinforcement is raised remarkably. Consequently, since a substrate 32 is joined to a substrate 1, when it is made to perform lamination with an opposite substrate (glass substrate 35), there is an advantage that the gap of a liquid crystal layer becomes homogeneity over the whole panel.

[0116] On the substrate 1 of the liquid crystal panel 30 in each operation gestalt explained with reference to drawing 14 from drawing 1 above, further The precharge circuit which writes in the precharge signal of predetermined potential to the timing which precedes a picture signal with a picture signal about each data line for the sampling circuit sampled to predetermined timing, and the write-in unloading to the data line of a picture signal, Various circuits, such as an inspection circuit for inspecting the quality of the liquid crystal equipment concerned at the manufacture middle or the time of shipment, a defect, etc., may be additionally prepared according to the method which drives a pixel.

[0117] In each operation gestalt explained with reference to drawing 14 from drawing 1 above, a polarization film, a phase contrast film, a polarizing plate, etc. are arranged in a predetermined direction on the outside of the opposite substrate 35 according to the exception of modes of operation, such as for example, TN (Twisted Nematic) mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode. Moreover, the color filter of RGB may be formed in the predetermined field which counters a reflector 13 on the opposite substrate 35 with the protective coat. Or it is also possible to form a color filter layer by a color resist etc. on the reflector 13 corresponding to RGB on a substrate 1. If it does in this way, the liquid crystal panel of each operation gestalt is applicable to electrochromatic display equipments, such as electrochromatic display television of a direct viewing type or a reflective mold. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 35 may be formed. According to this opposite substrate with a die clo IKKU filter, brighter electrochromatic display equipment is realizable.

[0118] (Explanation of the electronic equipment using the liquid crystal panel of this invention) Next, the example of electronic equipment using the reflective mold liquid crystal panel of this invention as a display is explained.

[0119] Drawing 15 (A) is the perspective diagram showing a cellular phone. In the cellular phone 1000, the liquid crystal display section 1001 which used the reflective mold liquid crystal panel of this invention possesses.

[0120] Drawing 15 (B) is the perspective diagram showing wrist watch mold electronic equipment. For the clock 1100, the liquid crystal display section 1101 which used the reflective mold liquid crystal panel of this invention possesses. Since this liquid crystal panel has a high definition pixel compared with the conventional clock display, it can also make television image display possible and can realize wrist watch mold television.

[0121] Drawing 15 (C) is the perspective diagram showing pocket mold information processors, such as a word processor and a personal computer. In the information processor 1200, the input sections 1202, such as a keyboard, the liquid crystal display section 1206 which used the reflective mold liquid crystal panel of this invention, and the main part 1204 of an information processor possess.

[0122] Since each electronic equipment is electronic equipment driven by the cell, a battery life can be prolonged if a reflective mold liquid crystal panel without a light source lamp is used. Moreover, like this invention, since a circumference circuit can be built in a panel substrate, components mark become fewer sharply and are made more lightweight-izing and a miniaturization.

[0123] The liquid crystal panel which used the substrate for liquid crystal panels of the 1st to 4th operation gestalt also for electronic equipment, such as \*\*\*\*\* equipped with the video tape recorder of a liquid crystal television, a viewfinder mold, or a monitor direct viewing type, the car navigation equipment, the electronic notebook, the calculator, the word processor, the engineering workstation (EWS), the TV phone, POS terminal, and touch panel other than the electronic equipment shown in drawing 15 above, is applicable.

[0124] In addition, this invention is not restricted to the operation gestalt explained above, and in the range which does not change the summary of this invention, an operation gestalt can be changed suitably and it can carry it out.

---

[Translation done.]

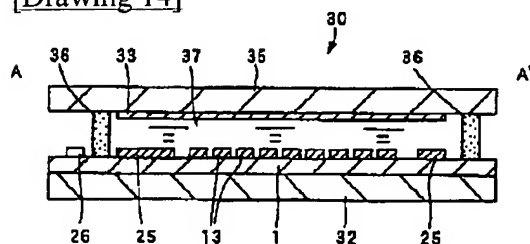
## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

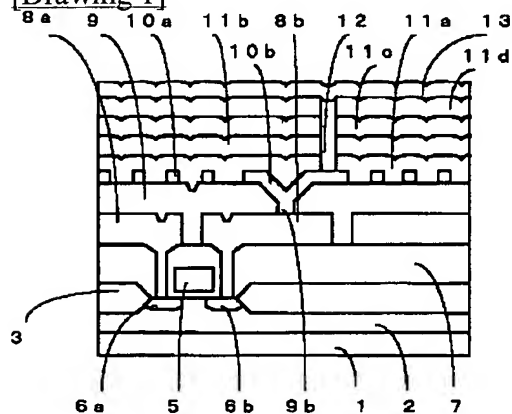
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

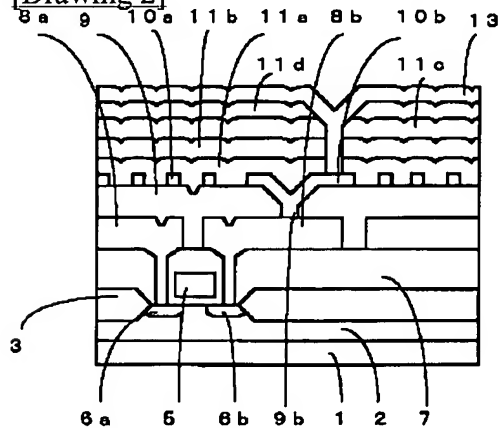
[Drawing 14]



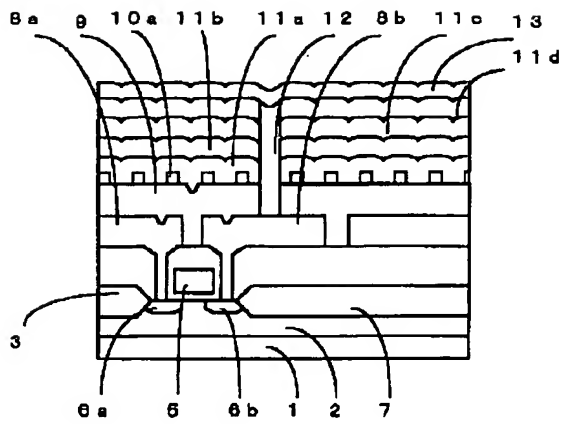
[Drawing 1]



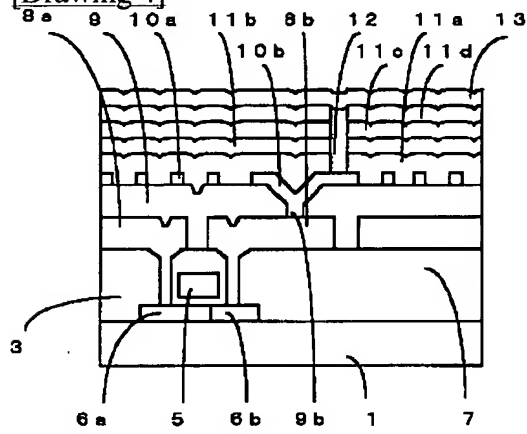
[Drawing 2]



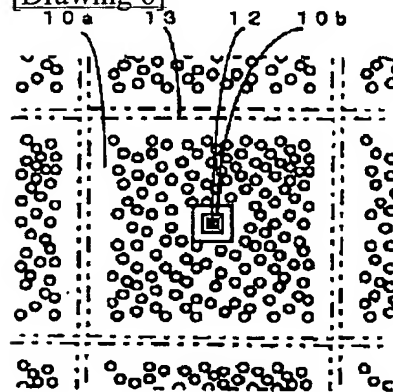
[Drawing 3]



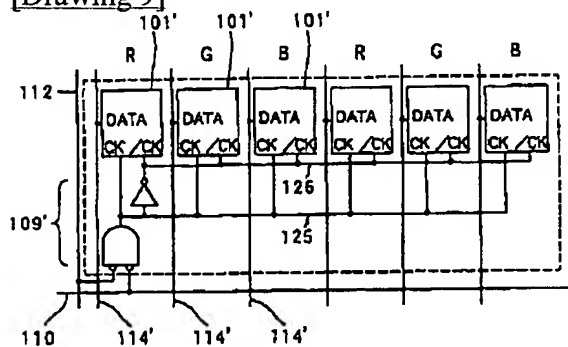
[Drawing 4]



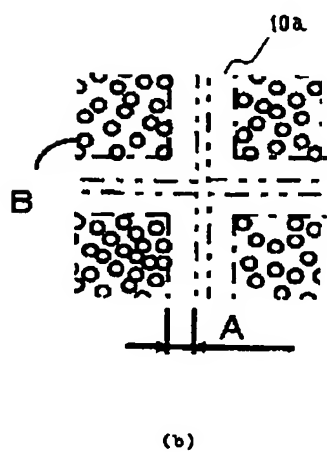
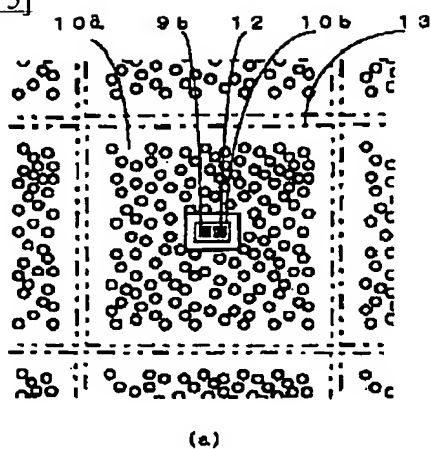
[Drawing 6]



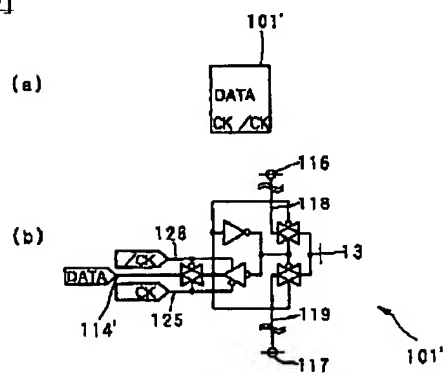
[Drawing 9]



[Drawing 5]

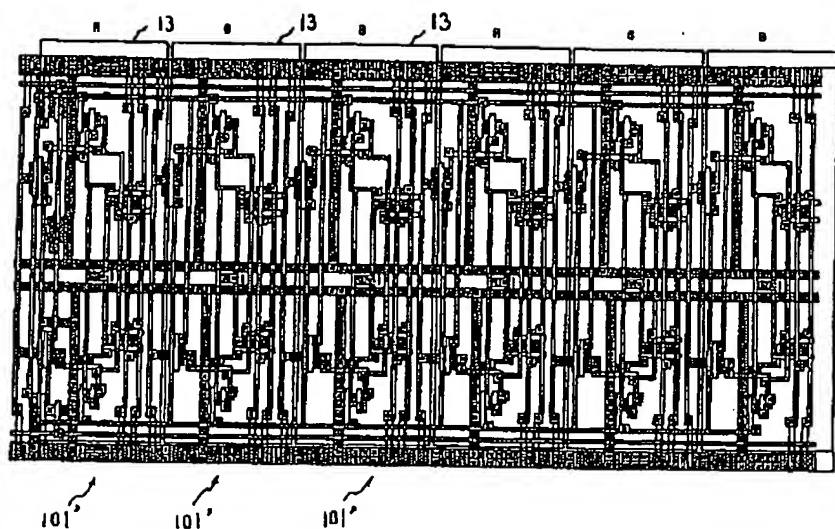


[Drawing 10]

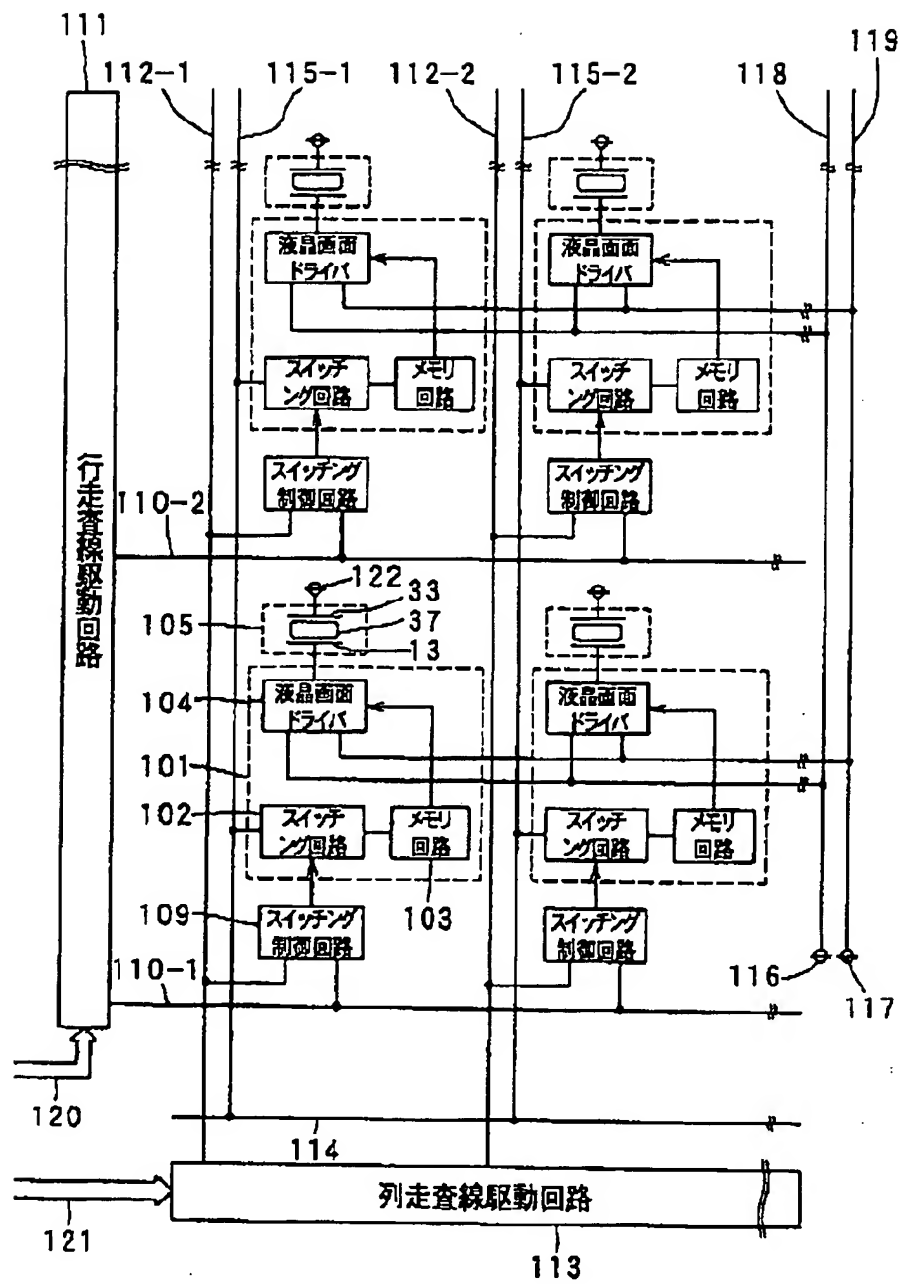


[Drawing 11]

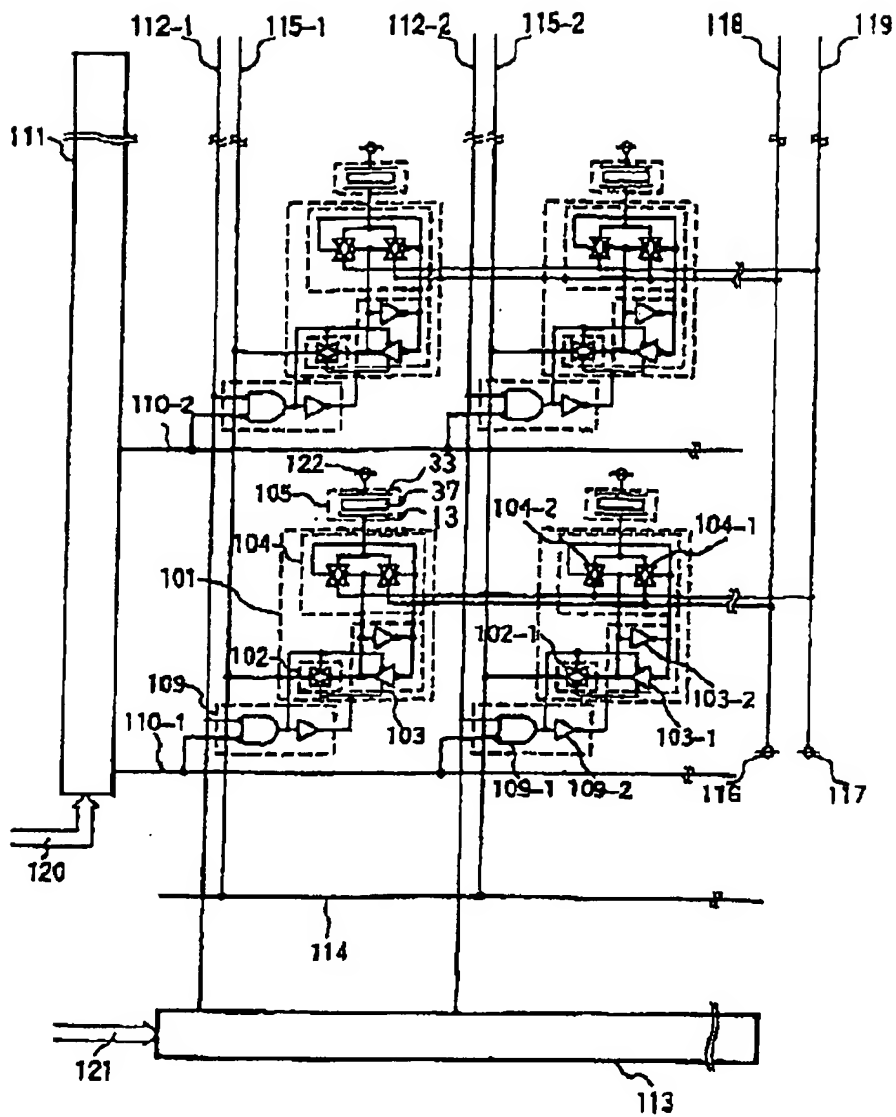




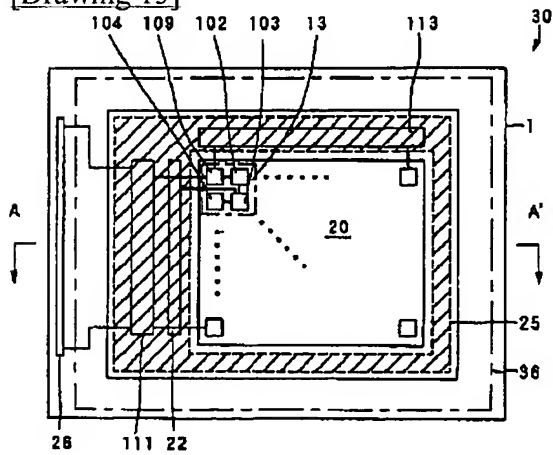
[Drawing 7]



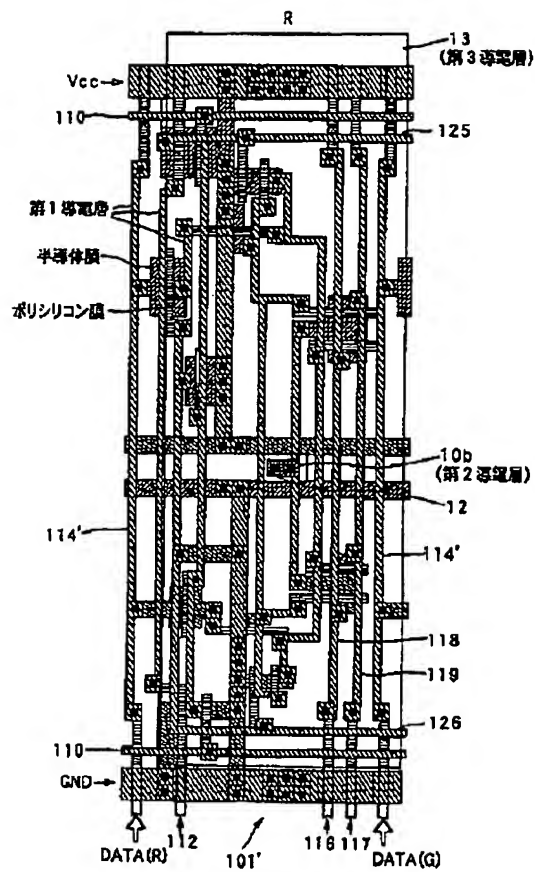
[Drawing 8]



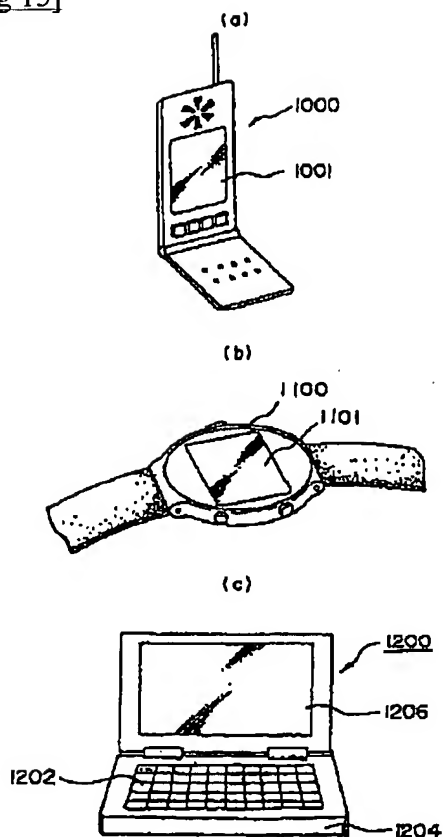
[Drawing 13]



[Drawing 12]



[Drawing 15]



---

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-100187

(P2001-100187A)

(43)公開日 平成13年4月13日(2001.4.13)

(51)Int.Cl.<sup>7</sup>  
G 0 2 F 1/1333  
1/1365  
H 0 1 L 21/316  
29/786

識別記号  
5 0 0

F I  
G 0 2 F 1/1333  
H 0 1 L 21/316  
G 0 2 F 1/138  
H 0 1 L 29/78

5 0 0  
M  
5 0 0  
6 1 9 A

テ-マコト\*(参考)  
2 H 0 9 0  
2 H 0 9 2  
5 F 0 5 8  
5 F 1 1 0

審査請求 未請求 請求項の数24 O L (全 19 頁)

(21)出願番号 特願平11-277538

(22)出願日 平成11年9月29日(1999.9.29)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 片山 茂憲

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

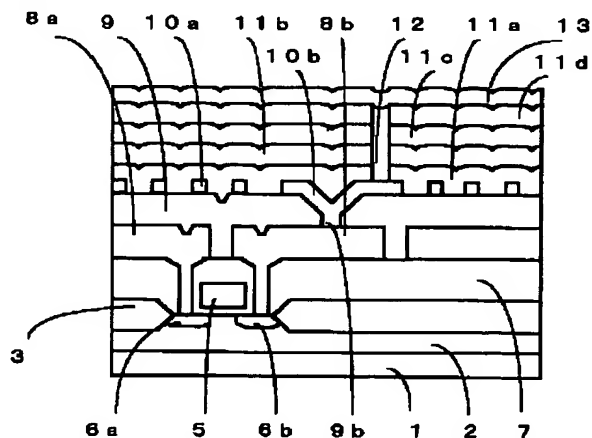
最終頁に続く

(54)【発明の名称】 液晶パネル用基板、液晶パネル及びそれを用いた電子機器並びに液晶パネル用基板の製造方法

(57)【要約】

【課題】 反射型の液晶パネルにおいて、反射電極に最適な反射特性を与えることにより、視野角が広く且つ明るく高品位の反射型表示を可能にする。

【解決手段】 液晶パネル用基板は、基板1上に、トランジスタと、トランジスタに接続された反射電極13とを有する。反射電極13の下方には、層間絶縁膜を介して反射電極13に対応する領域に積層されると共に多数の穴が開孔されることにより凹凸状に形成された第2導電層10aを有する。第2導電層からは、平面的に見て反射電極13の間に覆う遮光膜も形成されており、この遮光膜部分には穴は開孔されていない。



## 【特許請求の範囲】

【請求項 1】 基板に、  
トランジスタと、  
前記トランジスタに接続された反射電極と、  
前記反射電極の下方に層間絶縁膜とを有し、  
前記層間絶縁膜は、第 1 のシリコン酸化膜、第 1 のシリ  
コン酸化膜の上に、シリコン化合物と過酸化水素との重  
縮合反応によって形成された第 2 のシリコン酸化膜、第  
2 のシリコン酸化膜の上に形成された第 3 のシリコン酸  
化膜により形成されることを特徴とする液晶パネル用基  
板。

【請求項 2】 前記反射電極の下方に、層間絶縁膜を介  
して前記反射電極に対応する領域に積層されると共に凹  
凸状に形成された凹凸膜を有することを特徴とする請求  
項 1 に記載の液晶パネル用基板。

【請求項 3】 前記第 1 のシリコン酸化膜は、膜厚が 5  
0～500nmであることを特徴とする請求項 1 および  
請求項 2 に記載の液晶パネル用基板。

【請求項 4】 前記第 3 のシリコン酸化膜は多孔性であ  
ることを特徴とする請求項 1～請求項 3 に記載の液晶パ  
ネル用基板。

【請求項 5】 前記凹凸膜と同一膜から形成されており  
前記基板に垂直な方向から見て前記反射電極の間隙を遮  
光する遮光膜を更に有することを特徴とする請求項 1～  
請求項 4 に記載の液晶パネル用基板。

【請求項 6】 前記凹凸膜は、一の導電膜からなり、  
該一の導電膜と同一膜から形成された配線を更に有する  
ことを特徴とする請求項 1～請求項 5 に記載の液晶パネ  
ル用基板。

【請求項 7】 前記一の導電膜と前記基板との間には、  
層間絶縁膜を介して他の導電膜が更に積層されており、  
該他の導電膜の存在及び不存在により該他の導電膜の上  
方に位置する前記一の導電膜部分からなる前記凹凸膜に  
段差が生じていることを特徴とする請求項 2 に記載の液  
晶パネル用基板。

【請求項 8】 前記凹凸膜は、平坦膜に多数の微細孔が  
不規則に形成されることにより凹凸状に形成されている  
ことを特徴とする請求項 1～請求項 7 のいずれか一項に  
記載の液晶パネル用基板。

【請求項 9】 前記層間絶縁膜は、CMP (Chemical M  
echanical Polishing) により平滑化されていることを  
特徴とする請求項 1 に記載の液晶パネル用基板。

【請求項 10】 前記基板は、半導体基板からなること  
を特徴とする請求項 1～請求項 9 に記載の液晶パネル用  
基板。

【請求項 11】 前記基板は、単結晶シリコンで形成さ  
れていることを特徴とする請求項 10 に記載の液晶パネ  
ル用基板。

【請求項 12】 前記基板は、透明基板からなることを  
特徴とする請求項 1～請求項 9 に記載の液晶パネル用基

板。

【請求項 13】 前記基板は、ガラスで形成されている  
ことを特徴とする請求項 12 に記載の液晶パネル用基  
板。

【請求項 14】 請求項 1～請求項 4 の液晶パネル用基  
板の製造方法であって、前記層間絶縁膜を形成する工程  
は、少なくとも以下の工程 (a)～(d) を含むことを  
特徴とする液晶パネル用基板の製造方法。

(a) シリコン化合物と、酸素および酸素を含む化合物  
の少なくとも 1 種とを化学気相成長法によって反応させ  
て第 1 のシリコン酸化膜を形成する工程、(b) シリコ  
ン化合物と過酸化水素とを化学気相成長法によって反応  
させて第 2 のシリコン酸化膜を形成する工程、(c) 3  
50～500℃の温度でアニール処理を行う工程、およ  
び(d) シリコン化合物と、酸素および酸素を含む化合  
物の少なくとも 1 種とを化学気相成長法によって反応さ  
せて第 3 のシリコン酸化膜を形成する工程。

【請求項 15】 前記工程 (d) の後に、シリコン化合  
物と、窒素および窒素を含む化合物の少なくとも 1 種、  
および不純物を含む化合物を化学気相成長法によって反  
応させてシリコン窒化膜を形成する工程 (e)、を含む  
請求項 14 に記載の液晶パネル用基板の製造方法。

【請求項 16】 前記工程 (b) で用いられるシリコ  
ン化合物は、モノシラン、ジシラン、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiF}_4$ 、 $\text{CH}_3\text{SiH}_3$ などの無機シラン化合物、およびト  
リプロピルシラン、テトラエトキシシランなどの有機シ  
ラン化合物から選択される少なくとも 1 種である請求項  
14 および請求項 15 に記載の液晶パネル用基板の製造  
方法。

【請求項 17】 前記工程 (b) は、前記シリコン化合  
物が無機シラン化合物であって、0～20℃の温度条件  
下で減圧化学気相成長法によって行われる請求項 14～  
請求項 16 に記載の液晶パネル用基板の製造方法。

【請求項 18】 前記工程 (b) は、前記シリコン化合  
物が有機シラン化合物であって、100～150℃の温  
度条件下で減圧化学気相成長法によって行われる請求項  
14～請求項 16 に記載の液晶パネル用基板の製造方  
法。

【請求項 19】 前記工程 (a) は、300～500℃  
の温度条件下でプラズマ化学気相成長法によって行われ  
る請求項 14～請求項 18 に記載の液晶パネル用基板の  
製造方法。

【請求項 20】 前記工程 (a) で用いられるシリコ  
ン化合物は有機シラン化合物である請求項 14～請求項 1  
8 に記載の液晶パネル用基板の製造方法。

【請求項 21】 請求項 1 から請求項 20 のいずれか一  
項に記載の液晶パネル用基板と透明な対向基板との間に  
液晶が挟持されてなることを特徴とする液晶パネル。

【請求項 22】 請求項 21 に記載の液晶パネルを具備  
することを特徴とする電子機器。

【請求項 23】 基板上に複数の走査線及び複数のデータ線と、前記走査線及び前記データ線に接続されたトランジスタと、前記トランジスタに接続された反射電極とを有する液晶パネル用基板の製造方法であって、前記基板上における前記反射電極に対応する予定の領域に、凹凸状の凹凸膜を形成する工程と、該凹凸膜上に層間絶縁膜を介して前記反射電極を形成する工程とを備え前記層間絶縁膜は、第 1 のシリコン酸化膜、第 1 のシリコン酸化膜の上に形成され、シリコン化合物と過酸化水素との重縮合反応によって形成された第 2 のシリコン酸化膜、および第 3 のシリコン酸化膜により構成されることを特徴とする液晶パネル用基板の製造方法。

【請求項 24】 基板に、互いに交差する複数の行走査線及び複数の列走査線と、前記列走査線に沿って配列された複数のデータ線と、電圧信号を供給する電圧信号線と、前記行走査線と前記列走査線の交差に対応して配置される複数の画素駆動回路とを有し、前記画素駆動回路は、画素電極と、前記行走査線の選択時に導通状態となり、前記行走査線と前記列走査線の少なくとも一方の非選択時には非導通状態となるスイッチング回路と、前記スイッチング回路が導通状態の時に前記データ線のデータ信号を取り込み、前記スイッチング回路が非導通状態の時にデータ信号を保持するメモリ回路と、前記メモリ回路に保持されたデータ信号が第 1 レベルの場合は前記画素電極に前記電圧信号線から第 1 の前記電圧信号を出力し、第 2 レベルの場合は前記画素電極に前記電圧信号線から第 2 の前記電圧信号を出力する画素ドライバとを備え、前記画素ドライバはトランジスタと、前記トランジスタに接続された反射電極と、前記反射電極の下方に層間絶縁膜とを有し、前記層間絶縁膜は第 1 のシリコン酸化膜、第 1 のシリコン酸化膜の上に、シリコン化合物と過酸化水素との重縮合反応によって形成された第 2 のシリコン酸化膜、第 2 のシリコン酸化膜の上に形成された第 3 のシリコン酸化膜により形成されることを特徴とする液晶パネル用基板。

#### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】 本発明は、反射型液晶パネルを構成する反射電極側の液晶パネル用基板の構造、その液晶パネル用基板を用いて構成される液晶パネル及びその液晶パネルを用いて構成される電子機器、並びにこのような液晶パネル用基板の製造方法の技術分野に属する。

#### 【0002】

【背景技術】 近年、携帯電話や携帯情報端末といった携帯機器等の情報表示デバイスとして液晶パネルが用いられている。表示する情報の内容は、キャラクタ表示程度だったものから、一度に多くの情報を表示するためにドットマトリクス型の液晶パネルが用いられ、画素数も次

第に多くなり高デューティとなってきた。

【0003】 このような携帯機器には表示デバイスとして単純マトリクス型液晶パネルが用いられていたが、単純マトリクス型液晶パネルではマルチプレックス駆動を行う際に行走査線の選択信号として高デューティになるほど高い電圧が必要となり、少しでも消費電力を減らしたいという要求の強いバッテリー駆動を行う携帯機器においては大きな問題となる。

【0004】 このため、本願出願人は、特願平 10-211293 号において、液晶パネルの基板を半導体基板とし、半導体基板にメモリ回路を画素毎に形成し、メモリ回路の保持データに基づいて表示制御を行うスタティック駆動型の反射型液晶パネルを提案している。このような反射型液晶パネルによれば、外部から入射した光を反射させて表示を行うので、光源であるバックライトが不要であるため消費電力が低く、薄型であり軽量化が可能となる。

#### 【0005】

【発明が解決しようとする課題】 しかしながら、上述した本願出願人により提案されている反射型液晶パネル或いはそれを用いた電子機器によれば、コントラストが高い、応答速度が比較的速い、駆動電圧が低い、階調表示が容易であるなど、ディスプレイとして基本的に必要とされる諸特性をバランス良く具備しているものの、一方では、原理的に視野角が狭い、明るい表示に適さないなどの問題点を有している。

【0006】 本発明は上述の問題点を鑑みなされたものであり、視野角が広く且つ明るく高品位の反射型表示を可能ならしめる反射型の液晶パネル用基板、該液晶パネル用基板を用いた液晶パネル、該液晶パネルを用いた電子機器及び前記液晶パネル用基板の製造方法を提供することを課題とする。

#### 【0007】

【課題を解決するための手段】 本発明の液晶パネル用基板は上記課題を解決するために、基板に、トランジスタと、前記トランジスタに接続された反射電極と、前記反射電極の下方に、層間絶縁膜を有し、前記層間絶縁膜は、第 1 のシリコン酸化膜、第 1 のシリコン酸化膜の上に、シリコン化合物と過酸化水素との重縮合反応によって形成された第 2 のシリコン酸化膜、第 2 のシリコン酸化膜の上に形成された第 3 のシリコン酸化膜により形成されることを特徴とする。

【0008】 本発明の液晶パネル用基板によれば、第 1 のシリコン酸化膜の上にシリコン化合物と過酸化水素との重縮合反応によって形成された第 2 のシリコン酸化膜により、第 2 のシリコン酸化膜形成工程より以前の流動プロセスで形成された凹凸をなだらかな曲線形状にすることが可能となる。このため、第 2 のシリコン酸化膜上に形成された第 3 のシリコン酸化膜は、クラックの無い良好な絶縁膜を形成することができるとともに、その上



方に層間絶縁膜を介して形成される反射電極の表面（即ち反射面）も、第2のシリコン酸化膜の凹凸に沿った凹凸形状を形成することができる。この結果、良好な散乱度を有する反射電極を形成することができる。

【0009】本発明の液晶パネル用基板の一の態様によれば、反射電極の下方に、層間絶縁膜を介して前記反射電極に対応する領域に積層されると共に凹凸状に形成された凹凸膜を有する。このため、凹凸膜における凹凸形状に対応して、その上方に層間絶縁膜を介して形成される反射電極の表面（即ち反射面）も、凹凸状に形成される。このため、反射電極の表面における凹凸度に応じて、反射光の散乱度を高めることができる。この結果、当該液晶パネル用基板を用いて直視型の反射型液晶装置を構成すれば、あらゆる角度からの入射光に対しても表示画面に垂直な方向へ散乱する光の強度を増加させることが可能である最適な反射特性を有する反射電極により、視野角が広く且つ自然な下地面上での明るい高品位の反射型表示が行える。

【0010】本発明の液晶パネル用基板の一の態様によれば、前記第1のシリコン酸化膜は、膜厚を50～500nmに成膜すれば良い。

【0011】これにより、層間絶縁膜の上に形成された反射電極はなだらかな凹凸形状を形成することができ、良好な散乱度をもたらしことができる。

【0012】本発明の液晶パネル用基板の一の態様によれば、前記第3のシリコン酸化膜は多孔性であることが望ましい。

【0013】この態様によれば、後に行われるアニール処理によって前記第2のシリコン酸化膜中に含まれる水、水素などのガス化成分の脱離が容易かつ十分に行うことができ、コンタミネーショントラップのない信頼性の高いシリコン酸化膜による層間絶縁膜を形成することができる。

【0014】本発明の液晶パネル用基板の一の態様によれば、前記層間絶縁膜を形成する工程は、少なくとも以下の工程（a）～（d）を含む液晶パネル用基板の製造方法を提供する。

（a）シリコン化合物と、酸素および酸素を含む化合物の少なくとも1種とを化学気相成長法によって反応させて第1のシリコン酸化膜を形成する工程、（b）シリコン化合物と過酸化水素とを化学気相成長法によって反応させて第2のシリコン酸化膜を形成する工程、（c）350～500℃の温度でアニール処理を行う工程、および（d）シリコン化合物と、酸素および酸素を含む化合物の少なくとも1種とを化学気相成長法によって反応させて第3のシリコン酸化膜を形成する工程。

【0015】この態様によれば、良好な信頼性を有する層間絶縁膜を形成することができ、同時にその上に形成される反射電極は、なだらかな凹凸曲線形状を有する層間絶縁膜の上に形成することができるため、良好な散乱

度を有する反射電極を形成することが可能となる。

【0016】本発明の液晶パネル用基板の一の態様によれば、前記工程（d）の後に、シリコン化合物、窒素および窒素を含む化合物の少なくとも1種、および不純物を含む化合物を化学気相成長法によって反応させてシリコン窒化膜を形成する工程（e）、を含む。

【0017】この態様によれば、なだらかな凹凸形状を有するシリコン酸化膜上にシリコン窒化膜を形成することができるため、クラック等の無い良好な絶縁性を有するシリコン窒化膜を形成することができ、同時に耐湿性の優れたトランジスタおよび配線を形成できる。

【0018】本発明の液晶パネル用基板の一の態様によれば、前記工程（b）で用いられるシリコン化合物は、モノシラン、ジシラン、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiF}_4$ 、 $\text{CH}_3\text{SiH}_3$ などの無機シラン化合物、およびトリプロピルシラン、テトラエトキシシランなどの有機シラン化合物から選択される少なくとも1種であることを特徴とする。

【0019】この態様では、前記工程（b）は、前記シリコン化合物が無機シラン化合物であって、0～20℃の温度条件下で減圧化学気相成長法によって行われても良い。

【0020】この態様では、前記工程（b）は、前記シリコン化合物が有機シラン化合物であって、100～150℃の温度条件下で減圧化学気相成長法によって行われても良い。

【0021】本発明の液晶パネル用基板の一の態様によれば、前記工程（a）は、300～500℃の温度条件下でプラズマ化学気相成長法によって行われることを特徴とする。

【0022】本発明の液晶パネル用基板の一の態様によれば、前記工程（a）で用いられるシリコン化合物は有機シラン化合物であることが望ましい。

【0023】本発明の液晶パネル用基板の一の態様によれば、前記凹凸膜と同一膜から形成されており前記基板に垂直な方向から見て前記反射電極の間隙を遮光する遮光膜を更に有する。

【0024】この態様によれば、凹凸膜は例えばA1膜等からなり、これと同一膜から反射電極の間隙を遮光する遮光膜が設けられている。従って、反射電極及び凹凸膜の下方にトランジスタを配置すれば、この遮光膜により、反射電極の間隙を介して入射する光を遮光できるので、この光がトランジスタを構成する半導体層に入り込んで光リークを引き起こす事態を回避できる。そして、凹凸膜と遮光膜との両方を同一膜から形成することにより、積層構造における層数をむやみに増加させないで済み、液晶パネル用基板における装置構成及び製造プロセスの単純化を図ることが可能となる。尚、凹凸膜は、透明な膜であっても凹凸状に形成されている限り、反射電極に凹凸を付与するという基本的機能は維持されるた

め、本発明における反射電極による反射光の散乱度を高める効果は得られる。

【0025】本発明の液晶パネル用基板の一の態様によれば、前記凹凸膜は、一の導電膜からなり、該一の導電膜と同一膜から形成された配線を更に有する。

【0026】この態様によれば、凹凸膜は、例えば、A1膜等の一の導電膜からなり、例えば反射電極とトランジスタとを結ぶ中継配線などの配線が、この一の導電膜から形成される。即ち、凹凸膜と配線との両方を同一膜から形成することにより、積層構造における層数をむやみに増加させないで済み、液晶パネル用基板における装置構成及び製造プロセスの単純化を図ることが可能となる。尚、凹凸膜は、絶縁膜であっても凹凸状に形成されている限り、反射電極に凹凸を付与するという基本的機能は維持されるため、本発明における反射電極による反射光の散乱度を高める効果は得られる。

【0027】本発明の液晶パネル用基板の一の態様によれば、前記一の導電膜と前記基板との間には、層間絶縁膜を介して他の導電膜が更に積層されており、該他の導電膜の存在及び不存在により該他の導電膜の上方に位置する前記一の導電膜部分からなる前記凹凸膜に段差が生じている。

【0028】この態様では、前記一の導電膜と前記基板との間には、層間絶縁膜を介して他の導電膜が更に積層されており、該他の導電膜の存在及び不存在により該他の導電膜の上方に位置する前記一の導電膜部分からなる前記凹凸膜に段差が生じているように構成してもよい。

【0029】このように構成すれば、例えば単純に平坦膜に開孔された貫通孔を凹部とする凹凸膜の場合にその表面に2つのレベルしかないのと比べて、凹凸膜の下方に位置する他の導電膜の存在及び不存在により、凹凸膜の表面には3つ以上のレベルが存在するようにできる。これにより、効率良く反射光の散乱度を高めることが可能となる。この場合、他の導電膜については凹凸膜の一面に細かな段差が生じるように積極的にパターンニングしてもよいし、或いは、他の導電膜から形成される配線等のパターンをそのまま利用して段差が生じるように構成してもよい。

【0030】本発明の液晶パネル用基板の一の態様によれば、前記凹凸膜は、平坦膜に多数の微細孔が不規則に形成されることにより凹凸状に形成されている。

【0031】この態様によれば、平坦膜を形成後に、エッチングにより孔を開孔すれば凹凸膜を形成できるので、比較的容易に凹凸膜を形成できる。特に、当該凹凸膜と同一膜から配線や遮光膜を形成する場合には、これらの配線や遮光膜をフォトリソグラフィ及びエッチングによりパターンニングすると同時にこのような孔を開孔可能となるので、製造プロセスを簡略化する上で有利である。

【0032】尚、孔に代えて微細な突起状部分を形成す

ることにより凹凸膜を形成すること、即ち凹部ではなく凸部を持つように凹凸膜を形成することも可能である。この場合にも、当該凹凸膜と同一膜から配線や遮光膜を形成する場合には、これらの配線や遮光膜をフォトリソグラフィ及びエッチングによりパターンニングすると同時に形成可能となるので、製造プロセスを簡略化する上で有利である。

【0033】本発明の液晶パネル用基板の一の態様では、前記層間絶縁膜は、CMP (Chemical Mechanical Polishing) により平滑化されていても良い。

【0034】この態様によれば、層間絶縁膜より下方で形成された凹凸形状は、平坦化され、その上に形成される反射電極を平坦に形成することができる。液晶パネル用基板の反射電極に高い平坦度が要求されるような用途、例えば、プロジェクター向けライトバルブ等において、本態様は非常に有効である。

【0035】本発明の液晶パネル用基板の一の態様によれば、前記基板は、半導体基板からなる。この態様によれば、半導体基板上に反射電極のスイッチング制御用のトランジスタを形成できる。

【0036】この態様では、前記基板は、単結晶シリコンで形成されていてもよい。

【0037】本発明の液晶パネル用基板の他の態様では、前記基板は、透明基板からなる。

【0038】この態様によれば、透明基板上に反射電極のスイッチング制御用のトランジスタを形成できる。

【0039】この態様では、前記基板は、ガラスで形成されていてもよい。この場合、液晶パネル用基板を低コストで製作することができる。

【0040】本発明の液晶パネルは上記課題を解決するために、上述した本発明の液晶パネル用基板と透明な対向基板との間に液晶が挟持されてなる。

【0041】本発明の液晶パネルによれば、上述した本発明の液晶パネル用基板を備えているので、当該液晶パネルを用いて直視型の反射型液晶装置を構成すれば、最適な反射特性を有する反射電極により、視野角が広く且つ自然な下地面上での明るい高品位の反射型表示が行える。

【0042】本発明の電子機器によれば、上述した本発明の液晶パネルを具備しているので、当該液晶パネルを用いて構成された直視型の反射型表示部により、視野角が広く且つ自然な下地面上での明るい高品位の反射型表示が行える。

【0043】本発明の液晶パネル用基板の製造方法は、基板上に複数の走査線及び複数のデータ線と、前記走査線及び前記データ線に接続されたトランジスタと、前記トランジスタに接続された反射電極とを有する液晶パネル用基板の製造方法であって、前記基板上における前記反射電極に対応する予定の領域に、凹凸状の凹凸膜を形成する工程と、該凹凸膜上に層間絶縁膜を介して前記反

射電極を形成する工程とを備え前記層間絶縁膜は、第 1 のシリコン酸化膜、第 1 のシリコン酸化膜の上に形成され、シリコン化合物と過酸化水素との重縮合反応によって形成された第 2 のシリコン酸化膜、および第 3 のシリコン酸化膜により構成されることを特徴とする。

【0044】本発明の液晶パネル用基板の製造方法によれば、第 2 のシリコン酸化膜形成工程は、それ以前の流動プロセスで形成された凹凸をなだらかな曲線形状にすることができるとともに、その上方に層間絶縁膜を介して形成される反射電極の表面（即ち反射面）も、第 2 のシリコン酸化膜の凹凸に沿った凹凸形状を形成することができる。この結果、良好な散乱度を有する反射電極を形成される。従って、上述した本発明の液晶パネル用基板を比較的容易に且つ再現性良く製造することができる。

【0045】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

#### 【0046】

【発明の実施の形態】以下、本発明の好適な実施形態を図面に基づいて説明する。

【0047】（液晶パネルの概要構成と本発明の液晶パネル用基板の第 1 実施形態）最初に、本発明の液晶パネル用基板を備えて構成される液晶パネル全体の概要構成と、本発明の液晶パネル用基板の第 1 実施形態の構成について、図 1 及び図 5 並びに図 13 及び図 14 を参照して説明する。ここに、図 1 は、本発明の第 1 実施形態における反射電極側の液晶パネル用基板の画素領域の断面図であり、図 5（a）は、この画素領域の平面図であり、図 5（b）は、図 5（a）における反射電極の間隙部を拡大して示す平面図である。また、図 13 は、液晶パネル全体の平面図であり、図 14 は、その A-A' 断面図である。

【0048】本発明における反射電極側の液晶パネル用基板では図 1 に示されるように、基板 1 として半導体基板を用いている。なお、この基板 1 の材料は本実施形態に限定されるものではない。例えばガラス基板のような透明基板を用いてもよい。

【0049】ここで先ず、本発明の反射型液晶パネルの全体構成の概要について図 13 及び図 14 を参照して説明する。

【0050】図 13 及び図 14 に示されるように、反射電極側（図 14 で下側）の基板 1 の中央部には画像表示領域 20 が設けられ、画像表示領域 20 には後述の行走査線と列走査線とがマトリクス状に配置されている。行走査線と列走査線との交点に応じて各画素が配置され、各画素には反射電極 13 が設けられ、更に各反射電極 13 下における基板 1 上には後述のように液晶画素駆動回路が設けられている。画像表示領域 20 の周辺領域には、行走査線に行走査信号を供給する行走査線駆動回路 111、列走査線に列走査信号を供給する列走査線駆動

回路 113 及びパッド領域 26 を介して外部から入力データを取り込む入力データ線 22 が配置されている。基板 1 と、これに対向配置されると共に内面に共通電極 33 が形成された例えばガラスからなる透明な対向基板 35 とは、シール材 36 により実線と一点鎖線で挟まれた領域にて接着固定されており、その間隙に液晶 37 が封入されて液晶パネル 30 が構成されている。なお、基板 1 上における画像表示領域 20 の周囲で点線にて挟まれたハッチング領域には、行走査線駆動回路 111、列走査線駆動回路 113 及び入力データ線 22 に光が入射するのを防止すると共に画像表示領域 20 の額縁を規定する遮光膜 25 が形成されている。

【0051】次に、液晶パネル用基板の第 1 実施形態の断面構造について図 1 を参照して詳細に説明する。

【0052】図 1 において、基板 1 は、例えば単結晶シリコンのような P 型半導体基板（或いは N 型半導体基板）からなり、基板 1 の表面には、基板 1 より不純物濃度の高い N 型ウェル領域 2（或いは P 型ウェル領域）が形成されている。このウェル領域 2 は、図 13 に示した列走査線駆動回路 113 や行走査線駆動回路 111、入力データ線 22 等の周辺回路を構成する素子が形成される部分のウェル領域とは、分離して形成してもよい。

【0053】ウェル領域 2 上には、基板 1 上に形成される素子分離用のフィールド酸化膜（いわゆる LOCOS）3 が形成されている。フィールド酸化膜 3 は例えば選択熱酸化によって形成される。フィールド酸化膜 3 に開口部が形成され、この開口部の内側中央に、シリコン基板表面の熱酸化により形成されるゲート酸化膜を介してポリシリコンまたはメタルシリサイド等からなるゲート電極 5 が形成され、このゲート電極 5 の両側のウェル領域 2 の表面には不純物層（以下、ドーピング層という）からなるソース・ドレイン領域 6a、6b が形成され、電界効果トランジスタ（以下、FET という）が構築されている。そして、ソース・ドレイン領域 6a 及び 6b の上方には、例えば BPSG（Boron Phosphorus Silica Glass）膜からなる第 1 層間絶縁膜 7 を介して、基板 1 側から数えて 1 層目の第 1 導電層 8a、8b が形成されている。この第 1 導電層 8a、8b は、例えばアルミニウム層あるいはタンタル層をスパッタ法で 500nm 堆積させることにより形成される。第 1 導電層 8a は、第 1 層間絶縁膜 7 に形成されたコンタクトホールを介してソース領域（またはドレイン領域）6a と電氣的に接続され、FET のソース電極（またはドレイン電極）を構成する。また、第 1 導電層 8b は、第 1 層間絶縁膜 7 に形成されたコンタクトホールを介してドレイン領域（またはソース領域）6b に電氣的に接続され、FET のドレイン電極（またはソース電極）を構成する。

【0054】第 1 導電層 8a、8b の上方には、例えばシリコン酸化膜からなる第 2 層間絶縁膜 9 が形成され、

第2層間絶縁膜9にはコンタクトホール9bが開孔されている。さらにその上方には、基板1側から数えて2層目の第2導電層10a、10bが形成されている。この第2導電層10a、10bは、例えばアルミニウム層あるいはタンタル層をスパッタ法で500nm堆積させることにより形成される。第1導電層8bと第2導電層10bとは、コンタクトホール9bを介して電氣的に接続されている。なお、第2層間絶縁膜9は、例えばスパッタ法、あるいはTEOS（テトラエチルオルソシリケート）を用いたプラズマCVD法により形成できる。本実施形態では、例えばシリコン酸化膜をTEOSのプラズマCVDにより1100nm堆積させることにより、第2層間絶縁膜9が形成されている。

【0055】第2導電層10aは、一方で反射電極13の間隙部に対応する領域においては、入射する光が基板1上の半導体層側（ウェル領域2）に入り込んでFETが光リークしないように、遮光する機能を有する。即ちこの領域では、特に凹部が形成されることなく（即ち微細な穴が開孔されることなく）、反射電極13の間隙を覆うように平面レイアウトされている。他方、第2導電層10aは、反射電極13に対応する領域においては、巣穴状に穴が不規則に配置された凹部が形成されている。なお、この穴の直径は0.5～10μmが望ましく、この範囲の任意のサイズあるいは数種類のサイズであつても良い。また、穴の形状は本実施形態に限定されるものではない。例えば正八角形のような多角形を適用しても良い。

【0056】尚、このような穴を形成する工程は、第2導電層10a、10bから配線や遮光膜をフォトリソグラフィ及びエッチングによりパターンニングする工程と同時に進行することができるので製造プロセス上有利である。

【0057】また、本実施形態では、第2導電層10bは、コンタクトホール9bを介して第1導電層8bに直接接続したが、タングステン等の高融点金属からなる接続プラグを用いて接続しても良い。

【0058】更に、第2導電層10a、10bの上方には、第1のシリコン酸化膜11a、第2のシリコン酸化膜11b、第3のシリコン酸化膜11c、シリコン窒化膜11dが形成されている。本実施形態では、第1のシリコン酸化膜11aは、例えばTEOSのプラズマCVDによる膜厚150nmのシリコン酸化膜から形成され、第2のシリコン酸化膜11bは、重縮合反応により形成した膜厚750nmのシリコン酸化膜から形成される。なお、第2のシリコン酸化膜の厚さは、本実施形態に限定されるものではないが、反射電極13に対応する領域に適当な凹部を形成するためには、100～500nm程度であることが望ましい。更に、第3のシリコン酸化膜11cは、第1のシリコン酸化膜11aと同様に、例えばTEOSのプラズマCVDによる膜厚500nmのシリコン酸化膜により形成する。更に、シリコン

窒化膜11dは、例えば窒素ガスをキャリアとしてSiH4およびNH3を、温度300～450℃でプラズマCVD法により反応させることにより400nmの厚さに形成される。なお、シリコン窒化膜の厚さは、本実施形態に限定されるものではないが、反射電極13に対応する領域に適当な凹部を形成するとともに、十分なパッシベーション機能を持たせるためには、300～1000nm程度であることが望ましい。このようにして反射電極13に対応する第1のシリコン酸化膜11a、第2のシリコン酸化膜11b、第3のシリコン酸化膜11c、シリコン窒化膜11dの表面に形成される凹部のテーパは、なだらかな曲線形状となるため、この上に良好な反射特性を有する反射電極13が形成される。

【0059】第2導電層10a、10bの上方に形成される、第1のシリコン酸化膜11a、第2のシリコン酸化膜11b、第3のシリコン酸化膜11c、アニール工程、およびシリコン窒化膜11dについて以下に詳細に説明する。

【0060】a. 第1のシリコン酸化膜11aの形成  
まず、テトラエトキシラン（TEOS）と酸素とを300～500℃でプラズマ化学気相成長（CVD）法で反応させることにより、膜厚100～200nmの第1のシリコン酸化膜11aが形成される。このシリコン酸化膜11aは、SiH4から成長させた膜より絶縁性も高くフッ化水素の水溶液に対するエッチング速度も遅く、緻密な膜となる。

【0061】b. 第2のシリコン酸化膜11bの形成  
次に、好ましくは $2.5 \times 10^2$ Pa以下、より好ましくは $0.3 \times 10^2 \sim 2.0 \times 10^2$ Paの減圧下において、窒素ガスをキャリアとして、SiH4およびH2O2をCVD法により反応させることにより、第2のシリコン酸化膜11bを形成する。また、第2のシリコン酸化膜11bの膜厚の上限は、該膜中にクラックが生じない程度に設定される。具体的には、第2のシリコン酸化膜11bの膜厚は、なだらかな凹凸形状を得るために、好ましくは100～300nmに設定される。

【0062】第2のシリコン酸化膜11bの成膜温度は、該膜の成膜時の流動性に関与し、成膜温度が高いと膜の流動性が低下して平坦性を損なうので、成膜時の温度は好ましくは0～20℃、より好ましくは0～10℃に設定される。

【0063】また、H2O2の流量は特に制限されないが、SiH4の2倍以上の流量であることが好ましく、膜の均一性並びにスループットの点から、ガス換算で例えば100～1000SCCMの流量範囲に設定されることが望ましい。

【0064】この工程で形成される第2のシリコン酸化膜11bは、シラノールポリマーの状態にあり、流動性がよく、高い自己平坦化特性を有する。また、第2のシリコン酸化膜11bは、多くの水酸基（-OH）を含む

ために吸湿性も高い状態にある。

【0065】c. 第3のシリコン酸化膜11cの形成次に、 $\text{SiH}_4$ 、 $\text{PH}_3$ および $\text{N}_2\text{O}$ の存在下において、温度 $300\sim 450^\circ\text{C}$ で $200\sim 600\text{kHz}$ の高周波数でプラズマCVD法によってガスを反応させることにより、膜厚 $100\sim 600\text{nm}$ のPSG膜（第3のシリコン酸化膜）11cが形成される。この第3のシリコン酸化膜11cは、前記第2のシリコン酸化膜11bの吸湿性が高いことを考慮して、前記第2のシリコン酸化膜11bの形成に続いて連続的に形成されるか、あるいは第2のシリコン酸化膜11bが水分を含まない雰囲気中で保存された後に形成されることが望ましい。

【0066】また、第3のシリコン酸化膜11cは、後に行われるアニール処理によって前記第2のシリコン酸化膜11b中に含まれる水、水素などのガス化成分の脱離が容易かつ十分に行われることを考慮して、ポーラス（多孔性）であることが必要である。そのためには、第3のシリコン酸化膜11cは、例えば温度が好ましくは $450^\circ\text{C}$ 以下、より好ましくは $300\sim 400^\circ\text{C}$ 、好ましくは $1\text{MHz}$ 以下、より好ましくは $200\sim 600\text{kHz}$ のプラズマCVD法によって成膜され、かつリンなどの不純物を含むことが望ましい。第3のシリコン酸化膜11cにこのような不純物が含まれることにより、第3のシリコン酸化膜11cは、よりポーラスな状態となって膜に対するストレスを緩和できるだけでなく、アルカリイオン等に対するゲッタリング効果も持ち合わせることができる。このような不純物の濃度は、ゲッタリング効果などの点を考慮して設定される。例えば、不純物がリンの場合には、 $2\sim 6$ 重量%の割合で含まれることが望ましい。

【0067】また、プラズマCVDにおいて、酸素を含む化合物として $\text{N}_2\text{O}$ を用いることにより、第2のシリコン酸化膜11b中の水素ボンドの脱離が促進される。その結果、第2のシリコン酸化膜11bに含まれる水分および水素などのガス化成分をより確実に除去することができる。

【0068】この第3のシリコン酸化膜11cの膜厚は、必要とされる層間絶縁膜の厚みを調整する役割と、 $\text{N}_2\text{O}$ プラズマが水素ボンドを脱離する機能を考慮して、好ましくは $100\text{nm}$ 以上、より好ましくは $100\sim 600\text{nm}$ に設定される。

【0069】d. アニール処理

次に、窒素雰囲気中で、温度 $350\sim 500^\circ\text{C}$ でアニール処理を行う。このアニール処理によって、前記第2のシリコン酸化膜11bおよび第3のシリコン酸化膜11cは緻密化され、良好な絶縁性並びに耐水性を有する。すなわち、アニール温度を $350^\circ\text{C}$ 以上に設定することにより、第2のシリコン酸化膜11bでのシラノールの縮重合反応がほぼ完全に行われ、該膜中に含まれる水および水素が十分に放出されて緻密な膜を形成することが

できる。また、アニール温度を $500^\circ\text{C}$ 以下に設定することにより、第1の導電層8を構成するアルミニウム膜に悪影響を与えることがない。

【0070】e. シリコン窒化膜11dの形成

次に、窒素ガスをキャリアとして、 $\text{SiH}_4$ および $\text{NH}_3$ を、温度 $300\sim 450^\circ\text{C}$ でプラズマCVD法により反応させることにより、シリコン窒化膜11dを形成する。このシリコン窒化膜11dは、十分なパッシベーション機能を考慮して、例えば $300\sim 1500\text{nm}$ の膜厚を有する。

【0071】なお、第2のシリコン酸化膜11bに相当する膜として、たとえばSOG膜を用いた場合には、SOG膜のエッチング速度が大きいためにサイドエッチングが進み、このSOG膜より上の膜にチッピングやクラックが発生しやすい問題がある。

【0072】第2導電層10aと同時に形成される第2導電層10bと反射電極13との接続は、第1のシリコン酸化膜11a、第2のシリコン酸化膜11b、第3のシリコン酸化膜11cに開口されたコンタクトホールに、タングステン等の高融点金属からなる接続プラグ12をCVD法等で埋め込み形成して行われる。

【0073】接続プラグ12を形成後、反射電極13として、基板1側から数えて3層目の第3導電層が、例えば低温スパッタ法によりアルミニウムから形成される。これにより、90%以上の高反射率を有する反射電極13が形成可能である。

【0074】以上により、最適な反射特性を有する反射電極を容易に且つ再現性良く作成することができ、視野角が広く且つ自然な下地面上での明るい高品位の反射型表示が行える反射型液晶パネルを提供することができる。

【0075】尚、本実施形態では特に、図1に示すように、第1導電層8a、8bの存在及び不存在により、第1導電層8a、8b膜の上方に位置する第2導電層10aに段差が生じており、この段差により最終的に反射電極13にも段差が生じるように構成されている。このため、仮に平坦な第2導電層10aに凹部が形成されている場合と比べて、反射電極13の表面には概ね4つのレベルが存在するようにできる。従って、効率良く反射光の散乱度を高めることが可能となる。特に、仮に平坦な導電層10aに凹部が形成されている場合に生じ得る二重写り等の不具合を回避できる。尚、本実施形態では、第1導電膜8a、8bから形成される配線等のパターンをそのまま利用して段差が生じるように構成されているが、後述の第2実施形態の如く、第1導電膜8a、8bについても、第2導電層10aの一面に渡って細かな段差が生じるように、多数の微小な凹凸部を有するように積極的にパターンニングしてもよい。

【0076】次に、図1に示されている液晶パネル用基板における画素領域の凹部及び遮光層の配置について図

5を参照して説明する。

【0077】図5(a)において、第1実施形態の液晶パネル用基板の画素領域には、多数の凹部が形成された第2導電層10a上に、多数の滑らかな凹凸部を有する反射電極13が形成されており、凹部が形成されていない第2導電層10aが反射電極13の間隙を覆うように形成されている。更に、各反射電極13の中央には、前述のようにドレイン電極（またはソース電極）8bと第2導電層10bとの接続部となるコンタクトホール9bが形成されており、これに隣接して第2導電層10bと反射電極13とを接続するための接続プラグ12が形成されている。

【0078】図5(b)に拡大して示すように、第2導電層10aは、反射電極13に対応する領域Bでは、巣穴状に穴が不規則に配置された凹部が形成されており、この領域Bを除く反射電極13の間隙部に対応する領域では、入射する光が基板1上の半導体層側に入り込んでFETが光リークしないように、凹部が形成されていない。本実施形態では、穴の形状には円を適用している。なお、穴の直径は、0.5〜5μmが望ましく、この範囲の任意のサイズあるいは数種類のサイズであっても良い。また、穴の形状は本実施形態に限定されるものではない。例えば正八角形のような多角形を適用しても良い。

【0079】また、図5(b)において、反射電極13の端部から凹部領域の端部までの距離Aは、特に限定されるものではないが、遮光機能を有するためには約3μm以上であることが望ましい。

【0080】（本発明の液晶パネル用基板の第2実施形態）次に、本発明の液晶パネル用基板の第2実施形態について図2及び図5を参照して説明する。ここに、図2は、本発明を適用した反射型液晶パネルの反射電極側の液晶パネル用基板の第2実施形態の断面図である。尚、図2では、図1に示した構成要素と同様の構成要素については同様の参照符号を付し、その説明は省略する。

【0081】図2に示すように、第2実施形態では、第1実施形態のように接続プラグ12を用いず、第2導電層10bと反射電極13とをコンタクトホールを介して直接接続している。これにより、本実施形態は、工程プロセスの簡略化という点において、非常に有効である。更に、第2実施形態では、第1導電層8a、8bに加えて、第1導電層8cが形成されている。第1導電層8cは、第2導電層10aの一面に渡って細かな段差が生じるように、多数の微小な凹部が開孔された部分を有するようにパターンニングされている。これにより、仮に平坦な第2導電層10aに凹部が形成されている場合と比べて、反射電極13の表面全体に渡って概ね4つのレベルが存在するようにでき、効率良く反射光の散乱度を高めることが可能となる。その他の構成については図1に示した第1実施形態の場合と同様である。特に、第2実施

形態における画素領域の凹部及び遮光層の配置についても、図5に示した第1実施形態の場合と同様である。

【0082】（本発明の液晶パネル用基板の第3実施形態）次に、本発明の液晶パネル用基板の第3実施形態について図3及び図6を参照して説明する。ここに、図3は、本発明を適用した反射型液晶パネルの反射電極側の液晶パネル用基板の第3実施形態の断面図である。尚、図3では、図1に示した構成要素と同様の構成要素については同様の参照符号を付し、その説明は省略する。

【0083】図3に示すように、第3実施形態では、第1実施形態のように中継配線としての第2導電層10bを用いず、ドレイン電極（またはソース電極）8bと反射電極13とを、接続プラグ12により電気的に接続している。接続プラグ12にはタングステン等の高融点金属を用いる。

【0084】このとき、図6に示すように、第2導電層10aの巣穴状に穴が不規則に配置された凹部は、各画素における接続プラグ12の形成されるコンタクトホールの周囲と反射電極13の間隙部を除き、画素表示領域20の全域に渡って形成することができるため、さらに最適な反射特性を有する反射電極を形成することが可能となる。

【0085】また、第3実施形態では、図3に示すように、層間絶縁膜9に平坦化処理が施されている。このように平坦化処理を行えば、第2導電層10aの下地における段差や凹凸によらずに、第2導電層10aに形成された凹部により反射電極13の表面を凹凸状にできるので、反射電極13の一面を均一な凹凸状とすることができる。その他の構成については図1に示した第1実施形態の場合と同様である。

【0086】（本発明の液晶パネル用基板の第4実施形態）次に、本発明の液晶パネル用基板の第4実施形態について図4及び図5を参照して説明する。ここに、図4は、本発明を適用した反射型液晶パネルの反射電極側の液晶パネル用基板の第4実施形態の断面図である。尚、図4では、図1に示した構成要素と同様の構成要素については同様の参照符号を付し、その説明は省略する。

【0087】図4に示すように、第4実施形態では、第1実施形態の場合と異なり、基板1'は石英や無アルカリ性のガラス基板からなり、この基板1'上には単結晶又は多結晶あるいはアモルファスのシリコン膜（ソース・ドレイン領域6a'、6b'の形成層）が形成されており、このシリコン膜上には、例えば熱酸化して形成した酸化シリコン膜とCVD法で堆積した窒化シリコンの二層構造からなる絶縁膜からなるゲート絶縁膜が形成されている。また、このシリコン膜には、N型不純物（またはP型不純物）がドーピングされて、TFTのソース・ドレイン領域6a'、6b'が形成され、ゲート絶縁膜上には、TFTのゲート電極5がポリシリコンまたはメタルシリサイド等により形成されている。その他の構



成については第1実施形態の場合と同様であり、特にゲート電極5上には、第1実施形態の場合と同様に、第1層間絶縁膜7、第1導電層8a、8b、第2層間絶縁膜9、第2導電層10a、10b、第1のシリコン酸化膜11a、第2のシリコン酸化膜11b、第3のシリコン酸化膜11c、シリコン窒化膜11d及び反射電極13が、この順で積層形成されている。また、第4実施形態における画素領域の凹部及び遮光層の配置についても、図5に示した第1実施形態の場合と同様である。

【0088】尚、図4ではゲート電極5がチャネルより10上方に位置するトップゲートタイプであるが、ゲート電極を先に形成し、ゲート絶縁膜を介した上にチャネルとなつシリコン膜を配置するボトムゲートタイプにしてもよい。

【0089】また以上説明した第1から第4実施形態においては、第2導電層10aに穴を開孔することにより、即ち凹部を形成することにより第2導電層10aを凹凸状に形成したが（図1から図4参照）、第2導電層に凸部を形成することにより或いは第2導電層を微細な多数の突起状に形成することにより、第2導電層10a20を凹凸状に形成してもよい。この場合にも、第2導電層10bを形成する工程と同時にフォトリソグラフィ及びエッチングにより第2導電層を凹凸状に形成することが可能である。

【0090】（本発明の液晶パネルの画素及びその駆動回路の説明）次に、上述した各実施形態の如く構成された反射電極を画素電極として画素毎に駆動するように構成された各画素に設けられる駆動回路の一例について図7及び図8を参照して説明する。ここに、図7は、本発明の液晶パネルの画素及びその駆動回路などの一例を示すブロック図であり、図8は、図7の駆動回路をCMOSトランジスタで構成した場合の回路図である。

【0091】図7において、画像表示領域には、行走査線110-n（nは行走査線の行を示す自然数）と列走査線112-m（mは列走査線の列を示す自然数）がマトリクス状に配置され、互いの走査線の交差点に各画素の駆動回路が配置されている。また、画像表示領域には列走査線112-mに沿って入力データ線114から分岐した列データ線115-d（dは列データ線の列を示す自然数）も配置される。画像表示領域の行側の周辺領域には行走査線駆動回路111が配置され、画像表示領域の列側の周辺領域には列走査線駆動回路113が配置されている。

【0092】行走査線駆動回路用制御信号120により行走査線駆動回路111が制御され、選択された行走査線110-nには選択信号が出力される。選択されない行走査線は非選択電位に設定される。同様に、列走査線駆動回路用制御信号121により列走査線駆動回路113が制御され、選択された列走査線112-mに選択信号が出力され、非選択の列走査線は非選択電位に設定さ

れる。いずれの行走査線及びいずれの列走査線を選択するかは制御信号120、121により決められる。つまり、制御信号120、121は選択画素を指定するアドレス信号である。

【0093】選択された行走査線110-nと選択された列走査線112-mの交差点近傍に配置されるスイッチング制御回路109は、両走査線を選択信号を受けてオン信号を出力し、行走査線110-nと列走査線112-mの少なくとも一方が非選択となるとオフ信号を出力する。すなわち、選択された行走査線と列走査線の交差点に位置する画素のスイッチング制御回路109のみからオン信号が出力され、他のスイッチング制御回路109からはオフ信号が出力される。本実施形態では、このスイッチング制御回路109のオン、オフ信号により液晶画素駆動回路101を制御する。

【0094】次に、液晶画素駆動回路101の構成および動作について図7を参照して説明する。

【0095】図7に示すように、液晶画素駆動回路101は、スイッチング回路102、メモリ回路103及び液晶画素ドライバ104を備えて構成されている。

【0096】スイッチング回路102はスイッチング制御回路109のオン信号により導通状態となり、オフ信号により非導通状態となる。スイッチング回路102は導通状態となると、そこに接続されている列データ線115-dのデータ信号をスイッチング回路102を介してメモリ回路103に書き込む。一方、スイッチング回路102はスイッチング制御回路109のオフ信号により非導通状態となりメモリ回路103に書き込まれたデータ信号を保持する。

【0097】メモリ回路103に保持されたデータ信号は、画素毎に配置される液晶画素ドライバ104に供給される。液晶画素ドライバ104は供給されたデータ信号のレベルに応じて、第1の電圧信号線118に供給される第1の電圧116、又は第2の電圧信号線119に供給される第2の電圧117のいずれかを液晶画素105の反射電極13に供給する。第1の電圧116は、液晶パネルがノーマリーホワイト表示の場合に、液晶画素105を黒表示状態とする電圧であり、一方第2の電圧117は液晶画素105を白表示状態とする電圧である。

【0098】メモリ回路103に保持されたデータ信号がHレベルの場合は、液晶画素ドライバ104において、ノーマリーホワイト表示の場合液晶を黒表示させる第1の電圧信号線118に接続されるゲートが導通状態となり、各画素における反射電極13に第1の電圧116が供給され、対向電極108に供給される基準電圧122との電位差により液晶画素105が黒表示状態となる。同様に、保持されたデータ信号がLレベルの場合は、液晶画素ドライバ104において第2の電圧信号線119に接続されるゲートが導通状態となり、反射電極

13に第2の電圧117が供給され液晶画素105が白表示状態となる。

【0099】以上の構成により、電源電圧、第1の電圧116、第2の電圧117及び基準電圧122ともロジック電圧程度で駆動でき、かつ画面表示の書き換えが必要ない場合はメモリ回路103のデータ保持機能により表示状態を保持できるのでほとんど電流が流れない。

【0100】なお、液晶画素105は、保持されたデータ信号に応じて液晶画素ドライバ104から出力された第1の電圧116或いは第2の電圧117のいずれか一方が選択されて供給される反射電極13が画素毎に設けられ、この反射電極13と対向電極108との間に介在する液晶層107に両電極の電位差が印加され、この電位差に応じた液晶分子の配向変化に応じて黒表示状態

(オン表示状態ともいう)と白表示状態(オフ表示状態ともいう)となる。液晶パネルは、上述のように、半導体基板等の基板1とガラス等の基板35との間に液晶37を封入して挟持し(図14参照)、基板1上に、マトリクス状に反射電極13を配置し、その反射電極13の下方に液晶画素駆動回路101、行走査線110-n、列走査線112-m、列データ線115-d、行走査線駆動回路111、列走査線駆動回路113などを形成して構成されている(図13参照)。各画素は、反射電極13と、対向電極33との間に画素毎に電圧を印加して、その間に介在される画素毎の液晶層37に電圧供給し、液晶分子の配向を各画素毎に変化させる。

【0101】次に、上述のように構成される液晶画素駆動回路等の具体的な回路構成の一例について説明する。

【0102】図8に示すように、本実施形態において、スイッチング制御回路109はCMOSトランジスタ構成のNORゲート回路109-1とCMOSトランジスタ構成のインバータ109-2の論理回路により構成することができる。NORゲート回路109-1は2入力とも負論理の選択信号が入力された時に正論理のオン信号を出力し、インバータ109-2により負論理のオン信号を出力する。また、スイッチング回路102はCMOSトランジスタ構成のトランスミッションゲート102-1により構成することができる。トランスミッションゲート102-1はスイッチング制御回路109のオン信号に基づいて導通して列データ線115とメモリ回路103を繋ぎ、オフ信号に基づいて非導通となる。メモリ回路103はCMOSトランジスタ構成のクロックドインバータ103-1とCMOSトランジスタ構成のインバータ103-2を帰還接続した構成とすることができる。データ信号はスイッチング制御回路109のオン信号によりスイッチング回路102からメモリ回路103に取り込まれ、インバータ103-2により反転され、スイッチング制御回路109のオフ信号により動作するクロックドインバータ103-1により出力を帰還してデータ信号を保持する。液晶画素ドライバ104は

2個のCMOSトランジスタ構成のトランスミッションゲート104-1及び104-2により構成することができる。メモリ回路103に保持されたデータ信号がHレベルの場合は、液晶画素ドライバ104において、ノーマリーホワイト表示の場合液晶を黒表示させる第1の電圧信号線118に接続されるトランスミッションゲート104-1が導通状態となり、反射電極13に第1の電圧116が供給され、対向電極108に供給される基準電圧122との電位差により液晶画素105が黒表示状態となる。同様に、保持されたデータ信号がLレベルの場合は、第2の電圧信号線119に接続されるトランスミッションゲート104-2が導通状態となり、反射電極13に第2の電圧117が供給され液晶画素105が白表示状態となる。

【0103】次に、上述した各実施形態の如く構成された反射電極を画素電極として画素毎に駆動するように構成された各画素に設けられる駆動回路の他の例について図9から図12を参照して説明する。ここに、図9は、本発明の液晶パネルの画素及びその駆動回路などの他の例を示す回路図であり、図10は、このうち1個の液晶画素駆動回路の詳細構成を示す回路図であり、図11は、そのレイアウトパターンを示す平面図であり、図12は、このうち1個の液晶画素駆動回路に係る部分を拡大して示す平面図である。尚、図9から図12では、図7及び図8に示した構成要素と同様の構成要素には同様の参照符号を付し、その説明は適宜省略する。

【0104】図9に示す駆動回路の構成例は、特にカラー液晶パネルに適しており、一個のスイッチング制御回路109'には、順にR、G、B、R、G、B用に行方向に配列された6個の液晶画素駆動回路101'が接続されている。そして、これら6個の液晶画素駆動回路101'には、夫々別個の入力データ線114'を介して、シリアル-パラレル変換された6つの(順にR、G、B、R、G、B用の)画像信号が、同一のスイッチング制御回路109'による制御下で(即ち、同一アドレスの駆動回路として)、夫々同時に入力されるように構成されている。各液晶画素駆動回路101'に接続された反射電極13には、基板1上又は基板2上の対向位置に夫々の色(R、G又はB)のカラーフィルタが形成されており、6個の液晶画素駆動回路により各画素におけるカラー画像信号に応じた色の表示が可能となる。

【0105】尚、この構成例では、スイッチング制御回路109'は、図8に示したのと同様に、CMOSトランジスタ構成のNORゲート回路及びCMOSトランジスタ構成のインバータからなり、クロック信号線125を介して6個の液晶画素駆動回路101'のクロック入力端子にクロック信号CKを供給すると共に反転クロック信号線126を介して6個の液晶画素駆動回路101'の反転クロック入力端子に反転クロック信号/CKを供給するように構成されている。



【0106】また、図9に示した回路のうち、1個の液晶画素駆動回路101'は、図10(a)の記号図に示した通りであり、これに対応する具体的な回路構成は、例えば図10(b)に示したように、図8に示したのと同様に、CMOSトランジスタ構成のトランスミッションゲート、CMOSトランジスタ構成のクロックインバータ及びインバータからなり、クロック信号CKのタイミングで入力データ線114'から供給され保持されたデータ(DATA)に応じて第1の電圧116又は第2の電圧117を反射電極13に印加するように構成されている。

【0107】従って、図9に示した駆動回路の動作については、複数の反射電極13を同時に駆動する点を除き、図7及び図8に示した場合と同様である。

【0108】ここで、図9に示した駆動回路の具体的な平面レイアウトパターンの一例を図11に示し、このうち1個の液晶画素駆動回路101'に係る部分を図12に拡大して示す。

【0109】図11及び図12に示すように、各画素電極13の下に液晶画素駆動回路101'及びこれに接続された各種配線が配置されている。特に、図12において、入力データ線114'、行走査線110、列走査線112、クロック信号線125、反転クロック信号線126、接地ライン(GND)、所定電源ライン(Vc)、第1の電圧信号線118、第2の電圧信号線119等の各種配線における大部分が、第1導電層(図中、網かけハッチングで示された領域に形成されている層)から形成されている。また、これらの配線が交差する必要がある部分では、主にゲート電極と同一の導電性ポリシリコン膜(図中、無ハッチングで示されている領域に形成されている膜)から中継配線部が形成されている。尚、図中、異なる導電層や半導体層間を電氣的接続するコンタクトホールは夫々黒四角で示されており、各コンタクトホールには、接続プラグが配置されてもよいし配置されなくてもよい。また各トランジスタにおいては、P型又はN型半導体膜(図中、斜線で示されている領域に形成されている膜)に導電性ポリシリコン膜からなるゲート電極が不図示の絶縁膜を介して対向配置されている。更に反射電極13のほぼ中央には、図5に示したのと同様に、第2導電層10b及び接続プラグ12により第1導電層(ドレイン又はソース電極)と反射電極13とが接続されている。

【0110】図11及び図12から分かるように、第2導電層10bは、平面的に見て僅かの領域に形成されていれば足りるので、第2導電層を基板上の大部分の領域に広げて形成することが可能となり、図11及び図12には図示されていない第2導電層10a(図1から図6参照)を凹凸状に形成することにより、基板上の大部分の領域において、反射電極13に良好な反射特性を与えることができるのである。更に、第1導電層を用いて各

種配線が形成されているため、前述のように第1導電層8aの存在及び不存在を利用して第2導電層10aを介して反射電極13の表面に段差を与えることができ、その反射特性を更に向上させることが可能となるのである。尚、図12において、第1導電層8aが形成されていない平面領域(即ち、配線が形成されていない領域)を利用して、前述した第2実施形態のように第1導電層8cを積極的にパターンニングすることにより(図2参照)、第2導電層10aにまんべんなく細かな段差を与えることができるのである。

【0111】(本発明の液晶パネルの構造の説明)次に、上述した各実施形態の液晶パネル用基板を備えて構成される液晶パネル全体の構造を再び図13及び図14を参照してより詳細に説明する。ここに、図13は、液晶パネル全体の平面図であり、図14は、そのA-A'断面図である。

【0112】図13に示すように液晶パネル30においては、画素を駆動する回路として、先ず遮光膜25で覆われた額縁領域に、前述のように行走査線駆動回路111、列走査線駆動回路113及び入力データ線22が設けられており、更に画像表示領域20中(反射電極13下)には前述の如く、スイッチング制御回路109、スイッチング回路102、メモリ回路103及び液晶画素ドライバ104が設けられている。遮光膜25は、図1に示されている反射電極13と同一工程で形成される第3導電層で構成され、LC共通電極電位等の所定電位が印加されるように構成されている。尚、パッド領域26には、電源電圧を供給するために使用されるパッドもしくは端子が形成されている。

【0113】図14に示すように、基板1には、その裏面にガラスもしくはセラミック等からなる基板32が接着剤により接着されている。これとともに、基板1の表面側には、LC共通電極電位が印加される透明導電膜(ITO)からなる対向電極33を有する入射側のガラス基板35が適当な間隔をおいて配置され、周囲を図6のシール材形成領域36に形成したシール材36で接着された間隙内に、液晶37として周知のTN(Twisted Nematic)型液晶または電圧無印加状態で液晶分子がほぼ垂直配向されたSH(Super Homeotropic)型液晶などが充填されて液晶パネル30として構成されている。なお、外部から信号を入力するためにパッド領域26はシール材36の外側に来るように、シール材36を設ける位置が設定されている。

【0114】周辺回路上の遮光膜25は、液晶37を介して対向電極33と対向されるように構成されている。そして、遮光膜25にLC共通電極電位を印加すれば、対向電極33にはLC共通電極電位が印加されるので、その間に介在する液晶部分には直流電圧が印加されなくなる。よってTN型液晶であれば常に液晶分子がほぼ90°ねじれたままとなり、SH型液晶であれば常に

垂直配向された状態に液晶分子が保たれる。即ち遮光膜 25 に対向する領域において遮光膜 25 の電位変動により液晶 37 がオンオフしたり、白抜けしたりすることはない。より一般には、シール材 37 で囲まれた領域内に配置され、液晶 37 に対向する第 1、第 2 又は第 3 導電層からなる遮光膜（即ち、配線用ではなく遮光用に形成されるいずれかの導電層）については、ノーマリーブラックモードやノーマリーホワイトモードの別、1H（1 水平走査期間）反転や 1S（1 垂直走査期間）反転などの反転駆動方式の別などに応じて、例えば、対向電極 33 等と同電位或いは所定電源電位と同電位にすることにより、液晶 37 が白抜けせず高コントラストになるように、対向する液晶 37 部分を定常的に黒又は白に固定するのが好ましく、同時に直流電流の印加により液晶 37 を劣化させないようにするのが好ましい。

【0115】この実施形態においては特に、半導体基板からなる基板 1 は、その裏面にガラスもしくはセラミック等からなる基板 32 が接着剤により接合されているため、その強度が著しく高められる。その結果、基板 1 に基板 32 を接合させてから対向基板（ガラス基板 35）との貼り合わせを行うようにすると、パネル全体にわたって液晶層のギャップが均一になるという利点がある。

【0116】以上図 1 から図 14 を参照して説明した各実施形態における液晶パネル 30 の基板 1 上には更に、画像信号を所定タイミングでサンプリングするサンプリング回路、画像信号のデータ線への書込み負荷軽減のために各データ線について画像信号に先行するタイミングで所定電位のプリチャージ信号を書き込むプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等の各種回路を、画素を駆動する方式に応じて追加的に設けてもよい。

【0117】以上図 1 から図 14 を参照して説明した各実施形態では、対向基板 35 の外側に、例えば、TN

(Twisted Nematic) モード、VA (Vertically Aligned) モード、PDL C (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。また、反射電極 13 に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 35 上に形成してもよい。あるいは、基板 1 上の RGB に対応する反射電極 13 上にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、直視型や反射型のカラー液晶テレビなどのカラー液晶装置に各実施形態の液晶パネルを適用できる。更に、対向基板 35 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【0118】（本発明の液晶パネルを用いた電子機器の説明）次に、本発明の反射型液晶パネルを表示装置として用いた電子機器の例を説明する。

【0119】図 15 (A) は携帯電話を示す斜視図である。携帯電話 1000 には、本発明の反射型液晶パネルを用いた液晶表示部 1001 が具備されている。

【0120】図 15 (B) は、腕時計型電子機器を示す斜視図である。時計 1100 には、本発明の反射型液晶パネルを用いた液晶表示部 1101 が具備されている。この液晶パネルは、従来の時計表示部に比べて高精細の画素を有するので、テレビ画像表示も可能とすることができ、腕時計型テレビを実現できる。

【0121】図 15 (C) は、ワープロ、パソコン等の携帯型情報処理装置を示す斜視図である。情報処理装置 1200 には、キーボード等の入力部 1202、本発明の反射型液晶パネルを用いた液晶表示部 1206 及び情報処理装置本体 1204 が具備されている。

【0122】各々の電子機器は電池により駆動される電子機器であるので、光源ランプを持たない反射型液晶パネルを使えば、電池寿命を延ばすことが出来る。また、本発明のように、周辺回路をパネル基板に内蔵できるので、部品点数が大幅に減り、より軽量化・小型化できる。

【0123】以上図 15 に示した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション (EWS)、テレビ電話、POS 端末、タッチパネルを備えた装置等などの電子機器にも、第 1 から第 4 実施形態の液晶パネル用基板を用いた液晶パネルを適用可能である。

【0124】尚、本発明は、以上説明した実施形態に限るものではなく、本発明の要旨を変えない範囲で実施形態を適宜変更して実施することができる。

#### 【図面の簡単な説明】

【図 1】本発明を適用した反射型液晶パネルを構成する反射電極側の液晶パネル用基板の第 1 実施形態の画素領域における断面図である。

【図 2】本発明を適用した反射型液晶パネルを構成する反射電極側の液晶パネル用基板の第 2 実施形態の画素領域における断面図である。

【図 3】本発明を適用した反射型液晶パネルを構成する反射電極側の液晶パネル用基板の第 3 実施形態の画素領域における断面図である。

【図 4】本発明を適用した反射型液晶パネルを構成する反射電極側の液晶パネル用基板の第 4 実施形態の画素領域における断面図である。

【図 5】第 1、第 2 及び第 4 実施形態における画素領域の凹部及び遮光層の配置を示す平面図（図 5 (a)）並びにそのうち反射電極の間隙部分を拡大して示す平面図

(図 5 (b)) である。

【図 6】第 3 実施形態における画素領域の凹部及び遮光層の配置を示す平面図である。

【図 7】各実施形態の液晶パネル用基板を用いて構成された液晶パネルの画素及びその駆動回路などの一例を示すブロック図である。

【図 8】図 7 に基づく駆動回路を CMOS トランジスタで構成した回路図である。

【図 9】カラー液晶パネルの場合の各実施形態における画素領域の駆動回路の構成例を示す回路図である。

【図 10】図 9 の駆動回路に含まれる 1 個の液晶画素駆動回路の記号図 (図 10 (a)) 及びこれに対応する具体的な回路構成を示す回路図 (図 10 (b)) である。

【図 11】図 9 の駆動回路のレイアウトパターンを示す平面図である。

【図 12】図 11 の駆動回路のレイアウトパターンのうち 1 個の液晶画素駆動回路に係る部分を拡大して示す平面図である。

【図 13】各実施形態の液晶パネル用基板を用いて構成される反射型液晶パネルの平面図である。

【図 14】図 13 の A-A' 断面図である。

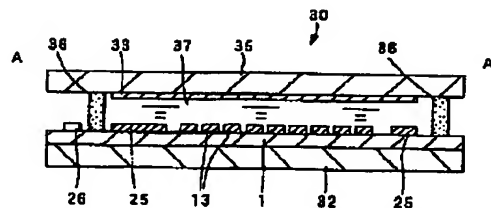
【図 15】各実施形態の反射型液晶パネルを用いた携帯電話の斜視図 (図 15 (a))、腕時計型テレビの斜視図 (図 15 (b)) 及びパーソナルコンピュータの斜視図 (図 15 (c)) である。

#### 【符号の説明】

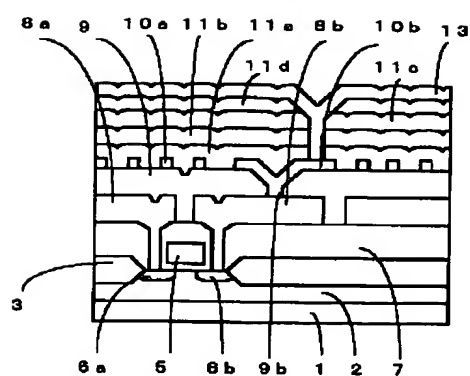
- 1 ……基板
- 2 ……ウェル領域
- 3 ……フィールド酸化膜
- 5 ……ゲート電極
- 6 a, 6 b ……ソース・ドレイン領域
- 7 ……第 1 層間絶縁膜
- 8 a, 8 b ……第 1 導電層 (ソース・ドレイン電極)
- 9 ……第 2 層間絶縁膜
- 9 b ……コンタクトホール
- 10 a, 10 b ……第 2 導電層
- 11 a ……第 1 のシリコン酸化膜
- 11 b ……第 2 のシリコン酸化膜
- 11 c ……第 3 のシリコン酸化膜
- 11 d ……シリコン窒化膜

- 12 ……接続プラグ
- 13 ……反射電極 (第 3 導電層)
- 20 ……画素表示領域
- 22 ……入力データ線
- 25 ……遮光膜 (第 3 導電層)
- 26 ……パッド領域
- 32 ……基板
- 33 ……対向電極
- 35 ……ガラス基板
- 36 ……シール材
- 37 ……液晶
- 101 ……液晶画素駆動回路
- 102 ……スイッチング回路
- 103 ……メモリ回路
- 104 ……液晶画素ドライバ
- 105 ……液晶画素
- 109 ……スイッチング制御回路
- 110 ……行走査線
- 111 ……行走査線駆動回路
- 112 ……列走査線
- 113 ……列走査線駆動回路
- 114 ……入力データ線
- 115 ……列データ線
- 116 ……第 1 の電圧
- 117 ……第 2 の電圧
- 118 ……第 1 の電圧信号線
- 119 ……第 2 の電圧信号線
- 120 ……行走査線駆動回路用制御信号
- 121 ……列走査線駆動回路用制御信号
- 122 ……基準電圧
- 125 ……クロック信号線
- 126 ……反転クロック信号線
- 1000 ……携帯電話
- 1001 ……液晶表示部
- 1100 ……時計
- 1101 ……液晶表示部
- 1200 ……情報処理装置
- 1202 ……入力部
- 1204 ……情報処理装置本体
- 1206 ……液晶表示部

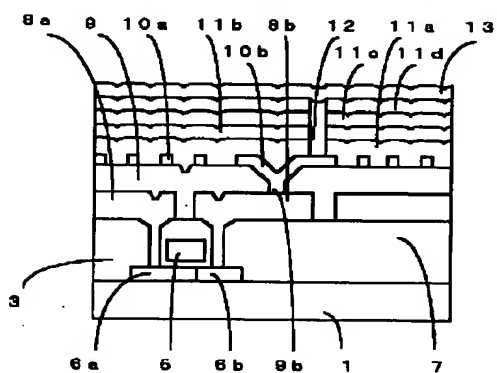
【図 14】



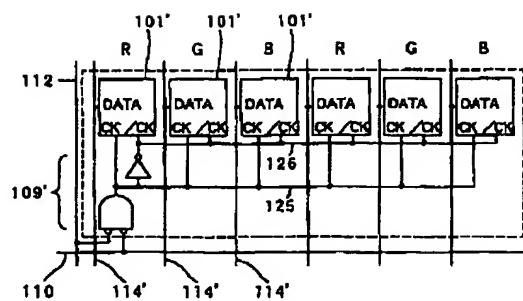
【図 2】



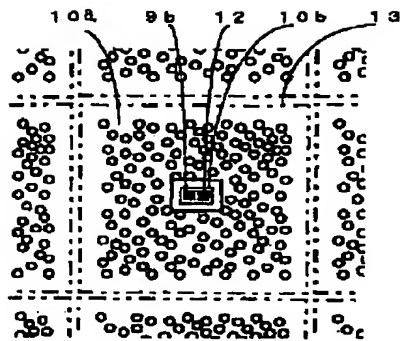
【図4】



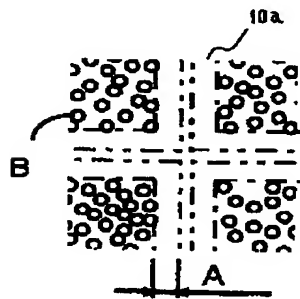
【図 9】



【図 5】

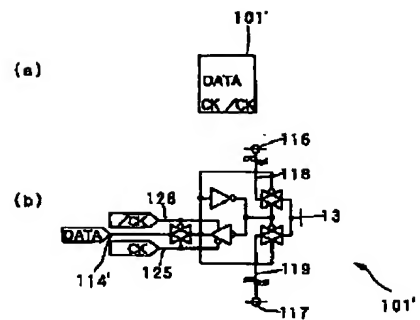


(a)

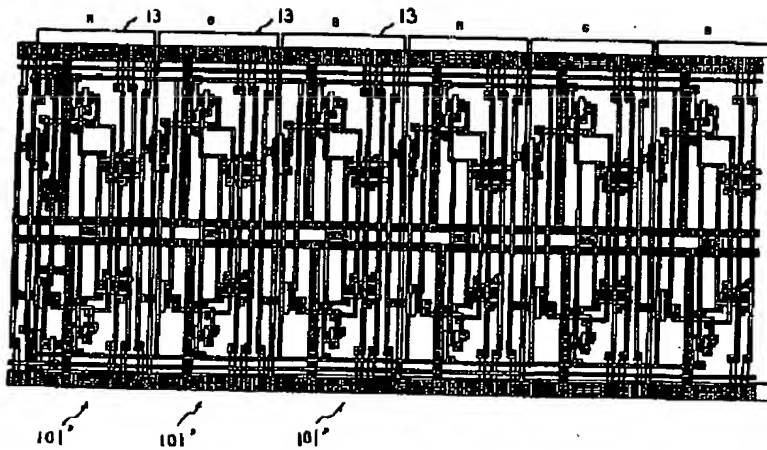


(b)

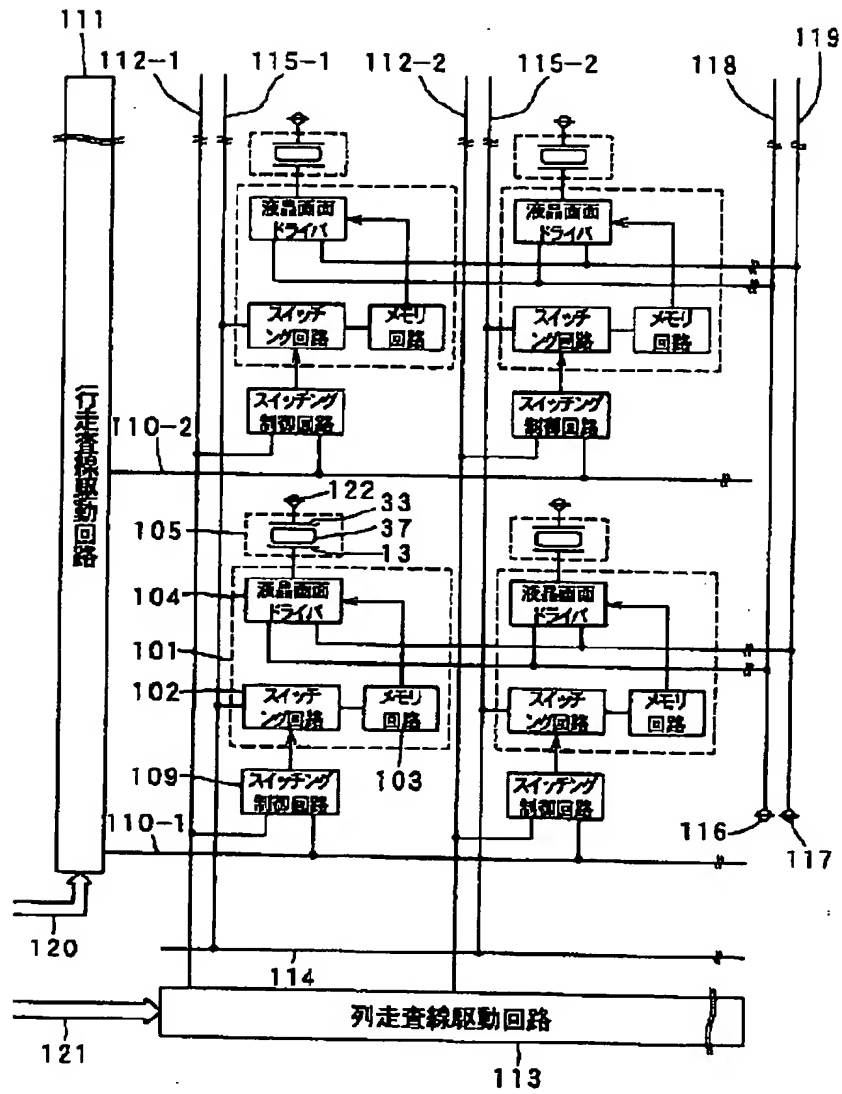
【図 10】



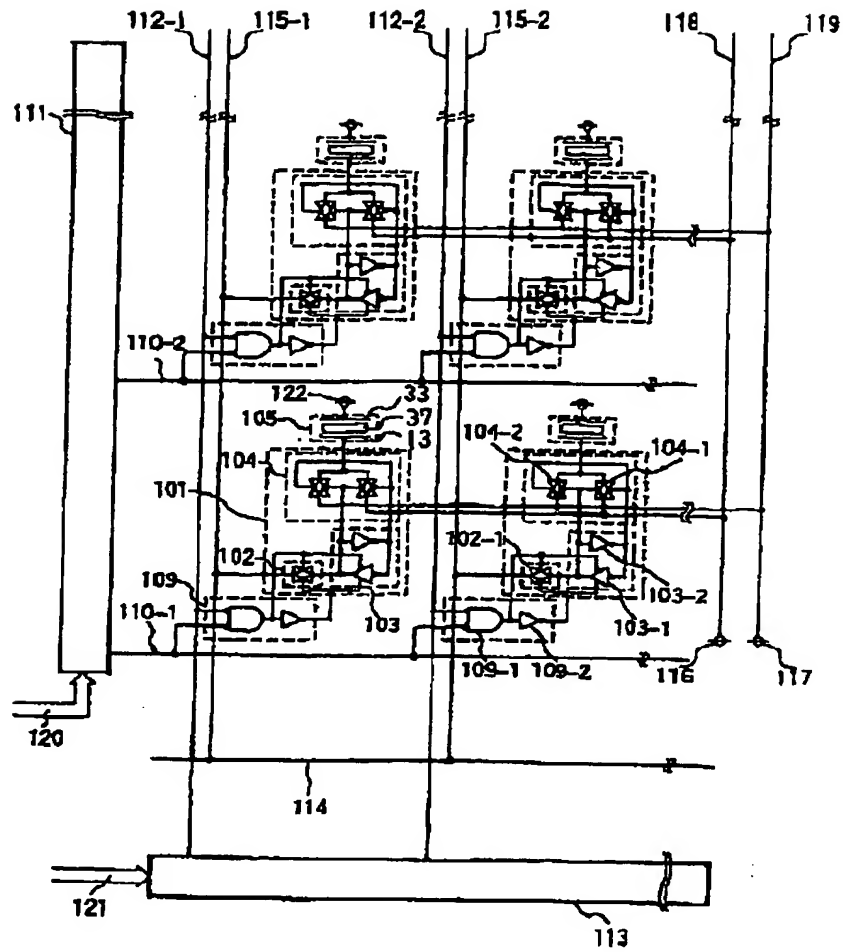
【図 11】



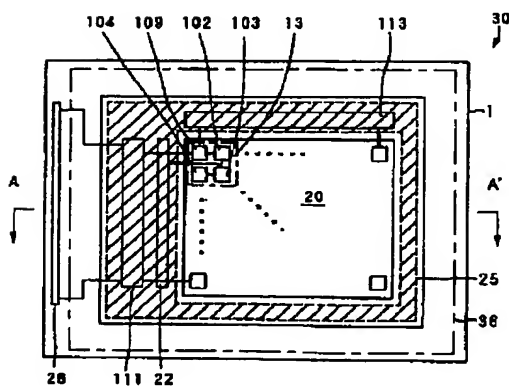
【図7】



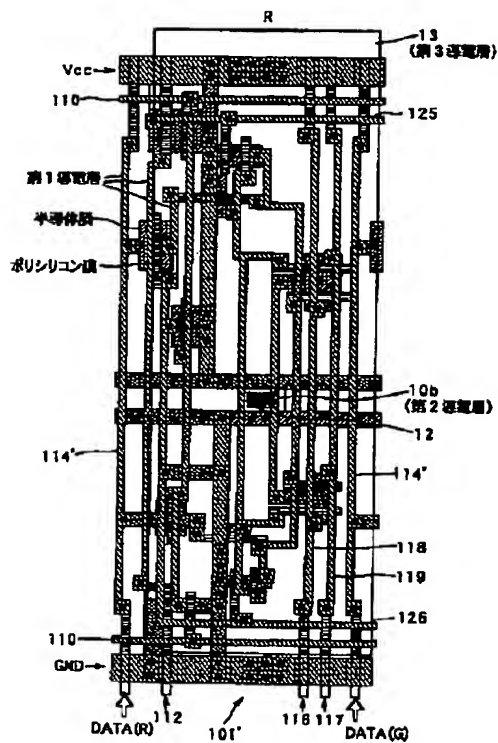
【図 8】



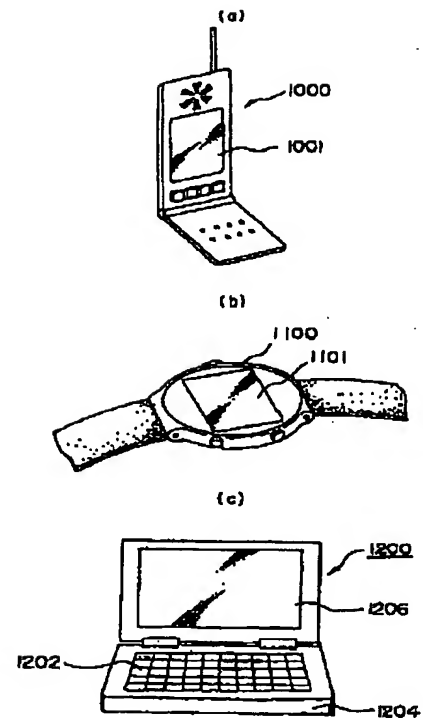
【図 13】



【図12】



【図15】



フロントページの続き

Fターム(参考) 2H090 HA04 HA06 HA08 HB03X  
 HB04X HC03 HD03 HD06  
 JB04 LA01 LA04 LA05 LA20  
 2H092 JA25 JA46 JB08 JB56 JB58  
 KA03 KA04 KA07 KB13 KB22  
 KB25 MA05 MA08 NA01 NA19  
 PA09 PA12  
 5F058 BC02 BD02 BF02 BF23 BF25  
 BF29 BH01  
 5F110 BB01 BB04 CC02 CC07 DD02  
 DD03 DD05 EE05 EE09 FF02  
 FF03 FF09 FF23 FF29 GG12  
 GG13 GG15 HL03 HL04 HL23  
 NN02 NN03 NN04 NN22 NN24  
 NN55 NN66